

Électronique

TD Synthèse de fréquence

May 11, 2020

1 Mise en œuvre d'une PLL

Le circuit intégré CD4046 est une PLL numérique dont la structure interne est donnée figure 1.

On utilise le comparateur de phase 1 (XOR ou OU EXCLUSIF).

1. On souhaite obtenir une plage de verrouillage de largeur $2f_L = 160$ kHz centrée autour de $f_0 = 80$ kHz. On fixe $V_{ss} = 0$ V, $V_{DD} = 5$ V et $R_1 = 10$ k Ω . À l'aide de l'abaque de la figure 2, déterminer R_2 et C_1 .
2. Représenter l'allure du signal de la sortie PC1_{OUT} pour un signal d'entrée TTL pour la PLL verrouillée. Quel est l'ordre de grandeur de sa fréquence ?
3. Le filtre passe-bas R_3-C_2 réalise la fonction moyenne. On souhaite que la composante AC du signal précédent soit au moins atténuée de 15 dB. Déterminer sa fréquence de coupure $f_{-3\text{ dB}}$. Déterminer R_3 pour $C_2 = 1$ nF.

2 Principe d'un synthétiseur de fréquence

On s'intéresse à un synthétiseur de fréquence dont la structure est donnée sur la figure 3.

1. Établir l'expression de la fréquence de sortie f_s de ce synthétiseur en fonction de la fréquence f_x de l'oscillateur à quartz et des rapports de division M et N . On donnera l'expression littérale du pas P de ce synthétiseur.
2. On désire synthétiser la porteuse d'un émetteur FM dans la bande de 88 à 108 MHz avec un pas de 5 kHz. En supposant un oscillateur à quartz de $f_x = 10$ MHz, proposer des valeurs pour M et N .
3. Pour le milieu de bande, quelle est la fréquence en sortie du comparateur de phase en supposant qu'il s'agisse d'un OU exclusif. En déduire un ordre de grandeur de la fréquence de coupure du filtre passe-bas. Si on admet pour simplifier que le filtre passe-bas est du premier ordre, donner un ordre de grandeur du temps que met le synthétiseur pour changer de canal. Que peut-on dire de ce temps si on diminue encore le pas de la synthèse?

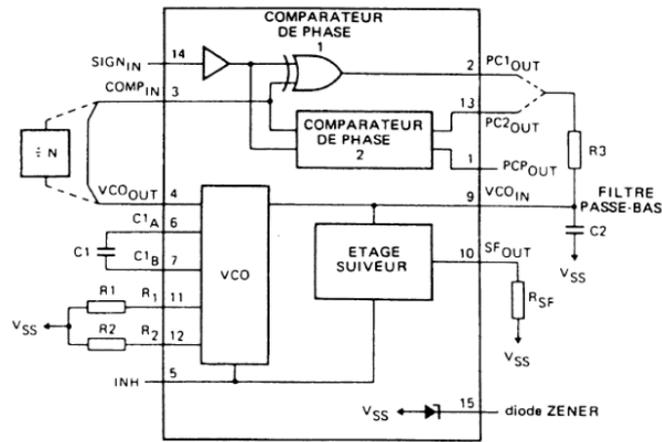


Figure 1: Circuit intégré CD4046

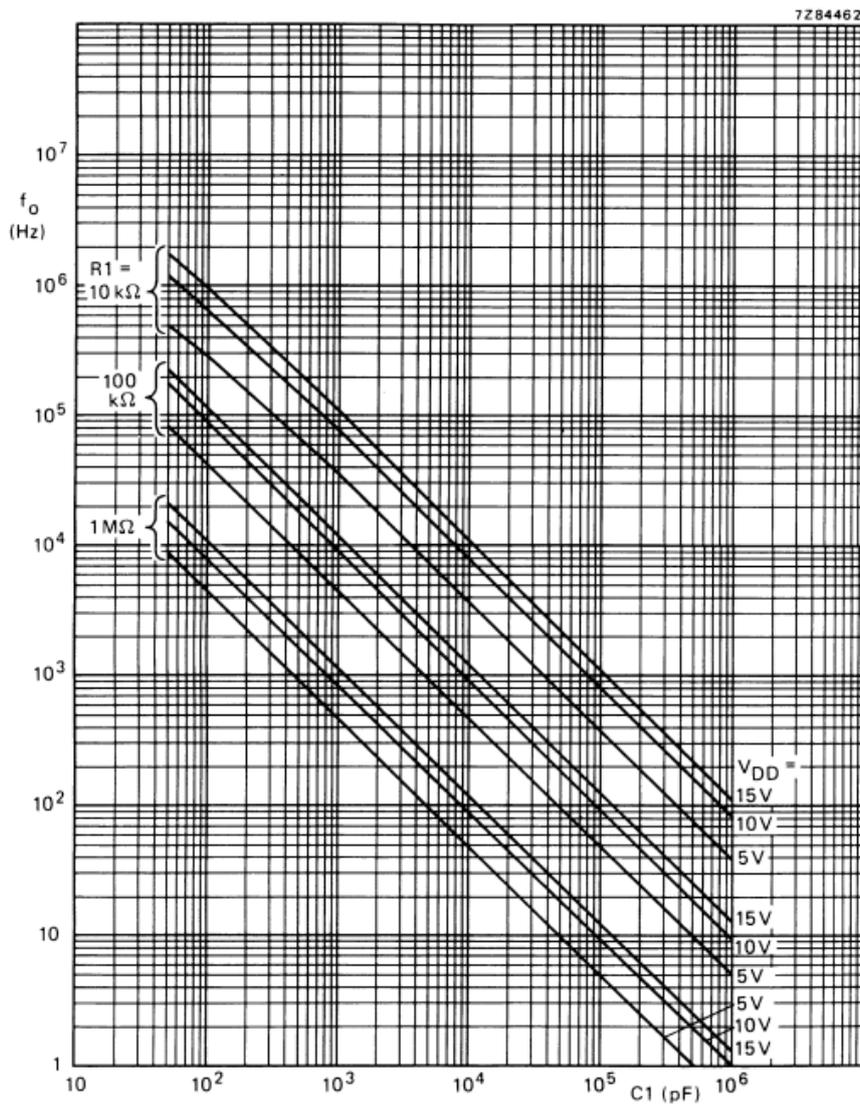


Figure 2: Évolution de la fréquence centrale f_0 en fonction de C_1 pour $R_2 = +\infty$.

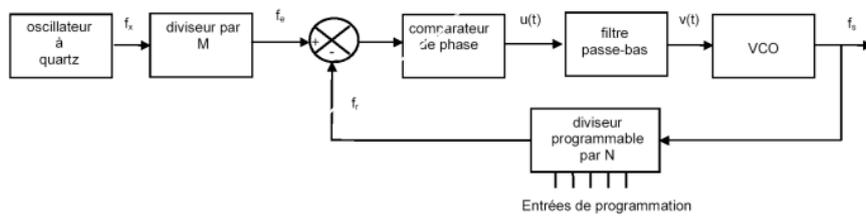


Figure 3: Schéma d'un synthétiseur de fréquence.