

Electronique

Etude de la PLL CD4046B

Camille Wang Lisong ZY1924119

1. Caractérisation du VCO

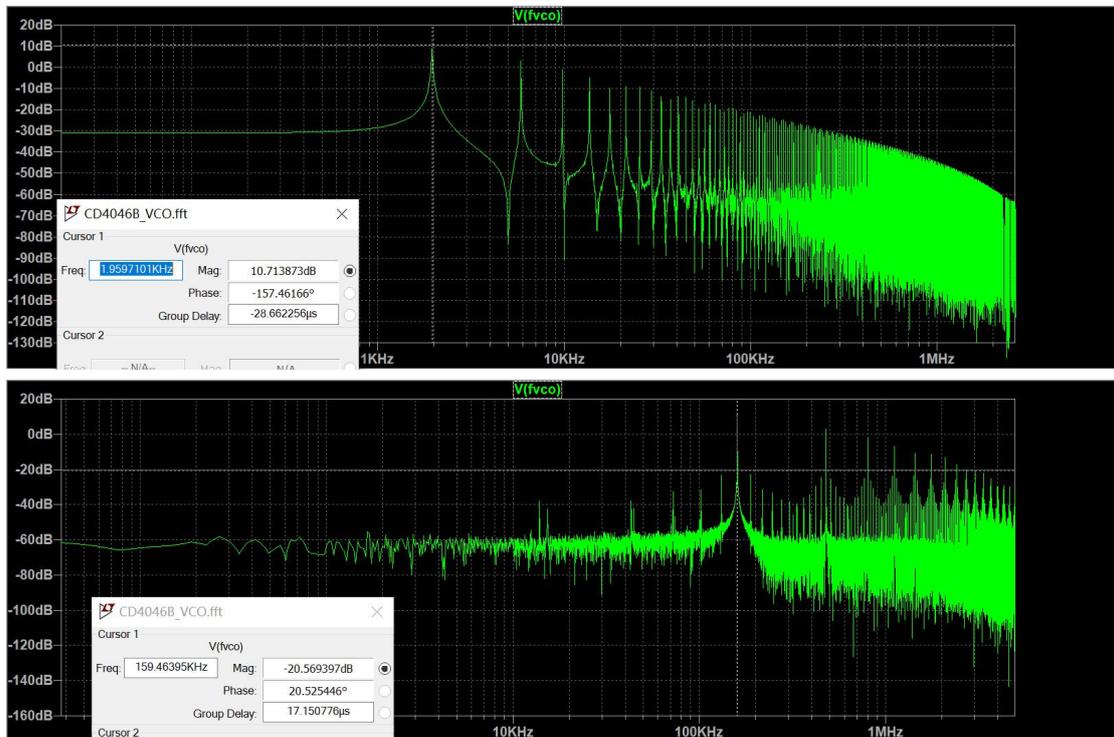
Q1.

On trouve dans la figure 7 la fréquence centrale correspond à $V_{DD} = 10V, R_1 = 10k\Omega, C_1 = 1nF$ est $f_0 = 80kHz$.

Alors la plage de fonctionnement est $f_{max} = 2f_0 = 160kHz$

Q2.

Les résultats de FFT de f_{vco} en $V1 = 1v$ et $10v$ (negligant les figures entre eux):



La fréquence augmente avec la augmentation de $V1$:

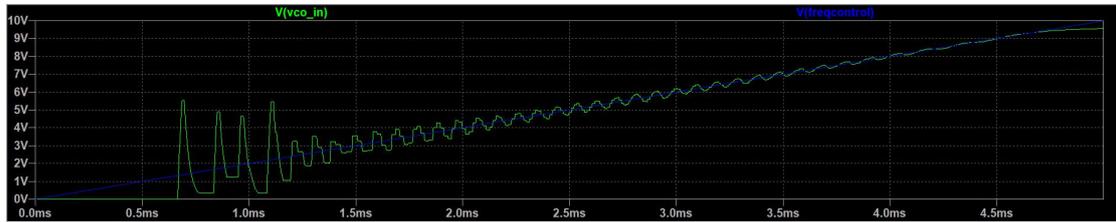
$V1=1v$	2	3	4	5	6	7	8	9	10
$f_{vco}=1.960kHz$	21.375	40.999	60.607	79.745	99.818	118.865	138.057	157.705	159.464

Alors F_{max} est très proche que 160kHz.

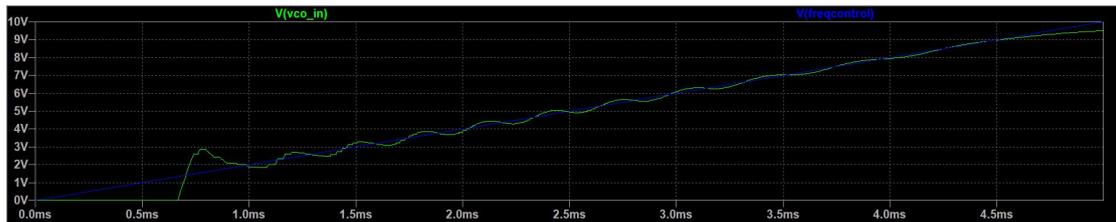
2. Mesure des plages de capture et de verrouillage

Q3.

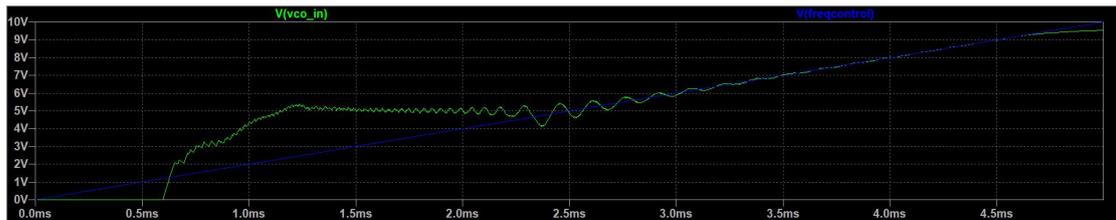
PC2, C2 = 10nF



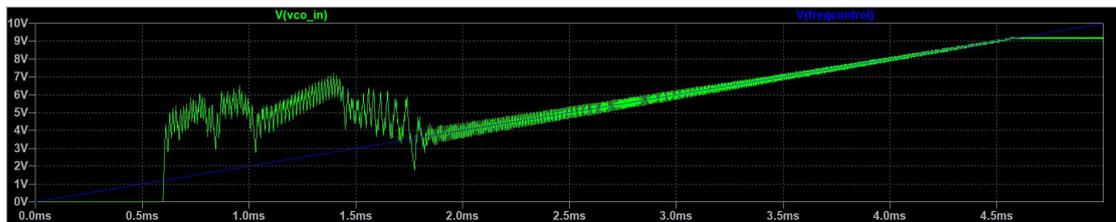
PC2, C2 = 100nF



PC1, C2 = 100nF

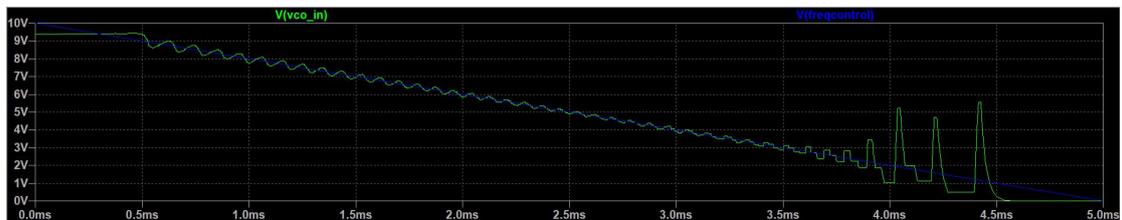


PC1, C2 = 10nF

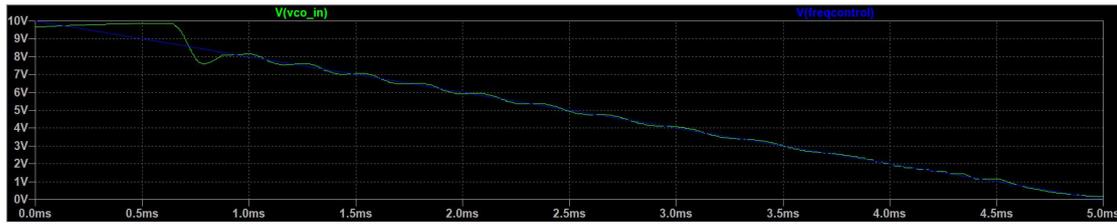


Q4.

PC2, C2 = 10nF



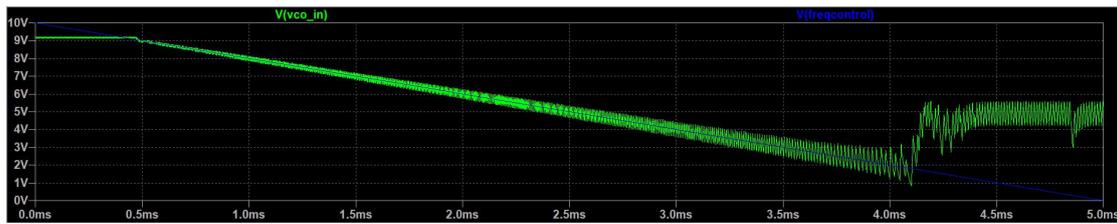
PC2, C2 = 100nF



PC1, C2 = 100nF

Je ne sais pas pourquoi les progrès de la simulation sont bloqués à 50,6%

PC1, C2 = 10nF

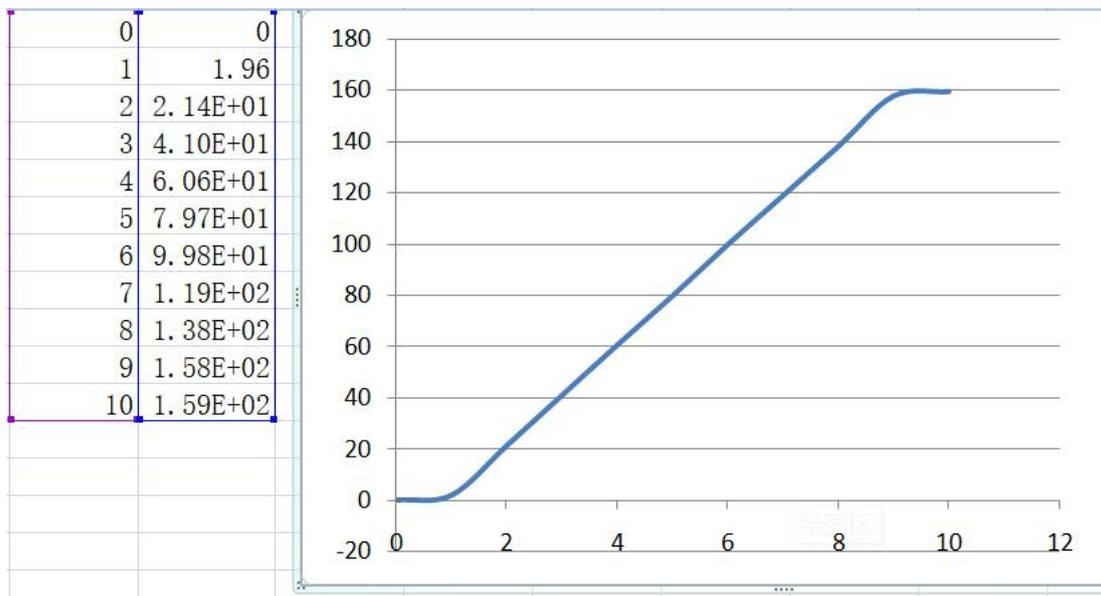


Q5.

On a les données des deux tensions, mais il faut trouver les relations fs-fe, alors il faut d'abord trouver la relation entre la fréquence et le tension.

D'après Q2, partie 1, on peut trouver les relation entre fvco et V1 :

V1=1v	2	3	4	5	6	7	8	9	10
fvco=1.960kHz	21.375	40.999	60.607	79.745	99.818	118.865	138.057	157.705	159.464



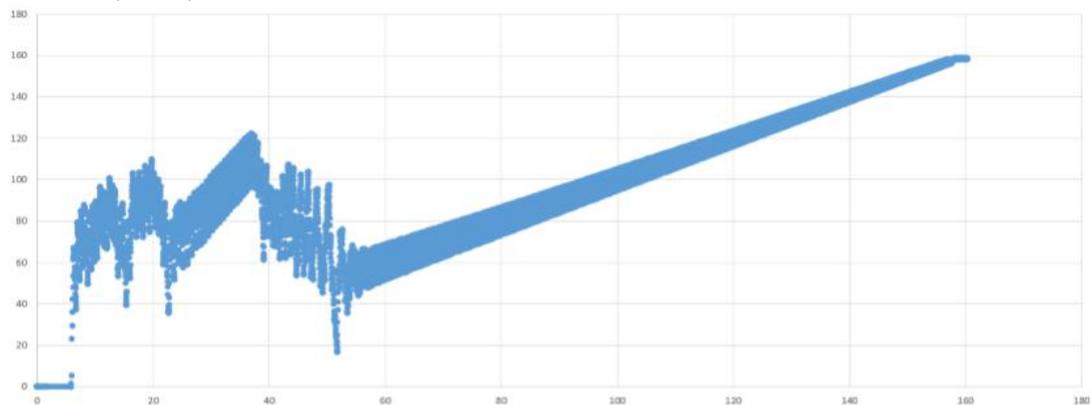
Et on peut trouver la relation :

$$f_{vco} = \begin{cases} 1.95V1 & V1 \leq 1 \\ 19.5V1 - 17.5 & 1 < V1 \leq 9 \\ 1.95V1 + 140 & 9 < V1 \leq 10 \end{cases}$$

Ensuite on transforme les deux tensions en fréquences.

Puis on peut obtenir les relations fs-fe :

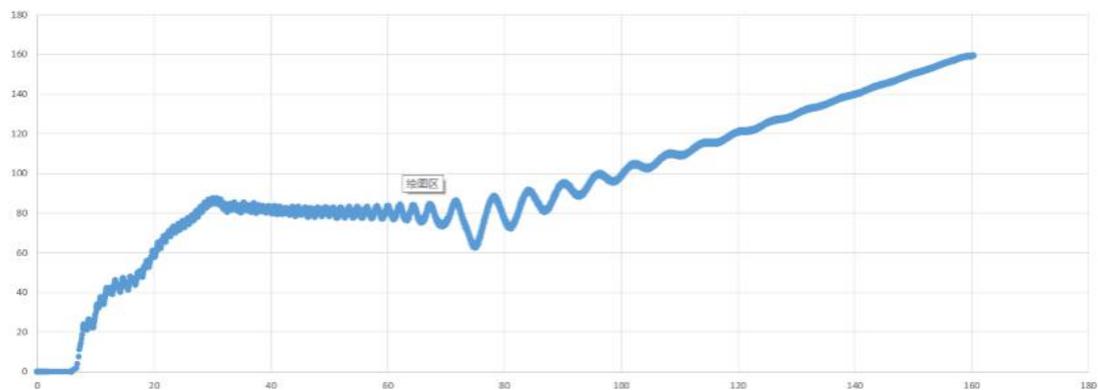
Croissant, PC1, C2 = 10nF



On peut trouver la plage de capture : [6kHz, 160kHz]

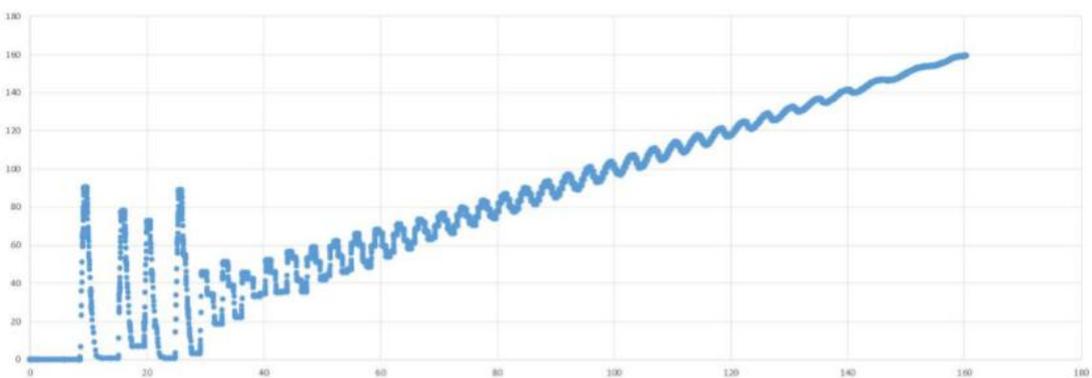
Croissant, PC1, C2 = 100nF

Même si le simulation ne fonctionne pas, je peut importer les données



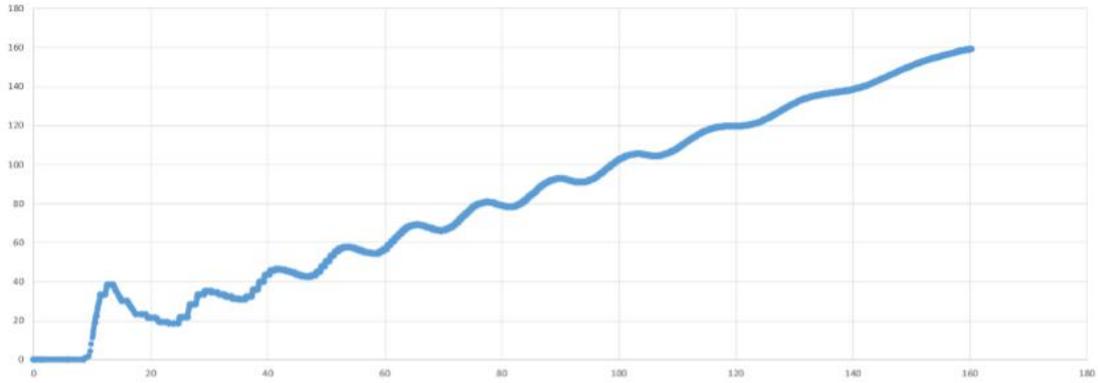
On peut trouver la plage de capture : [6kHz, 160kHz]

Croissant, PC2, C2 = 10nF



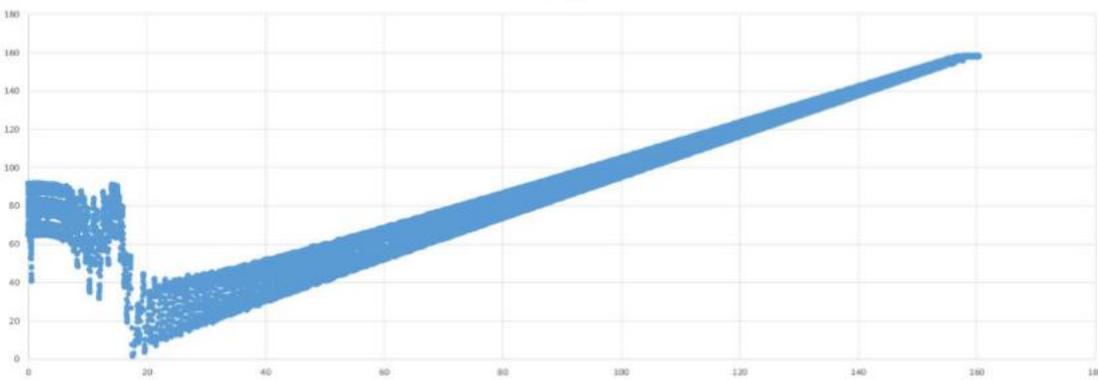
On peut trouver la plage de capture : [8.5kHz, 160kHz]

Croissant, PC2, C2 = 100nF



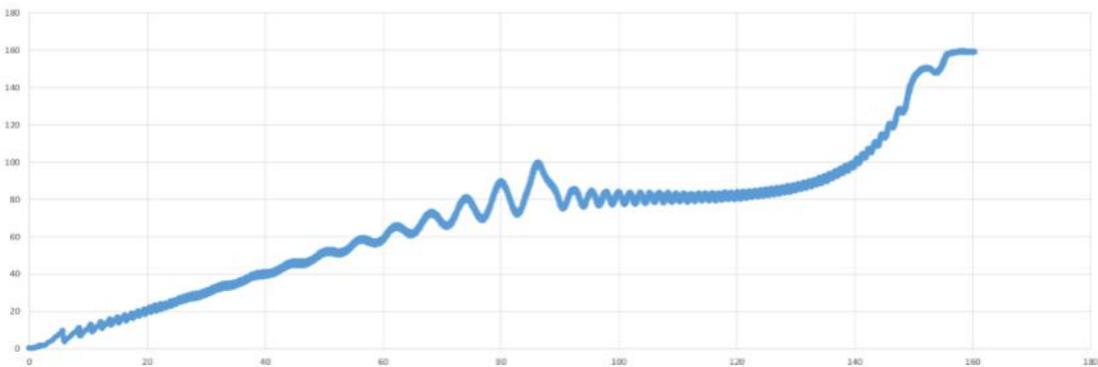
On peut trouver la plage de capture : [8.5kHz, 160kHz]

Décroissant, PC1, C2 = 10nF



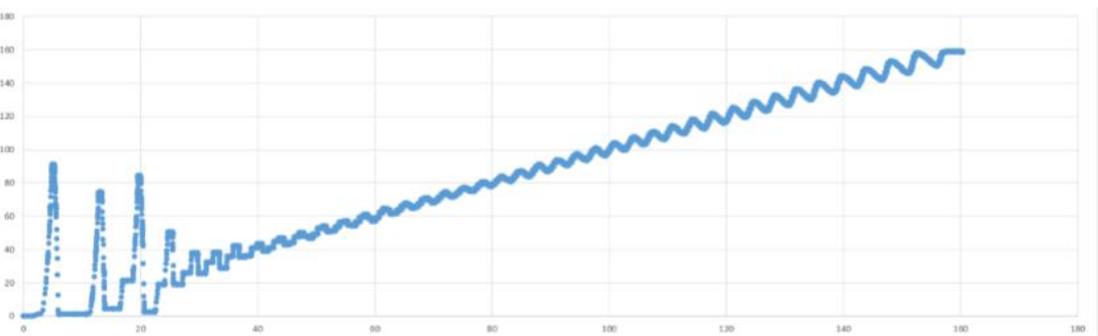
On peut trouver la plage de verrouillage : [0kHz, 157kHz]

Décroissant, PC1, C2 = 100nF



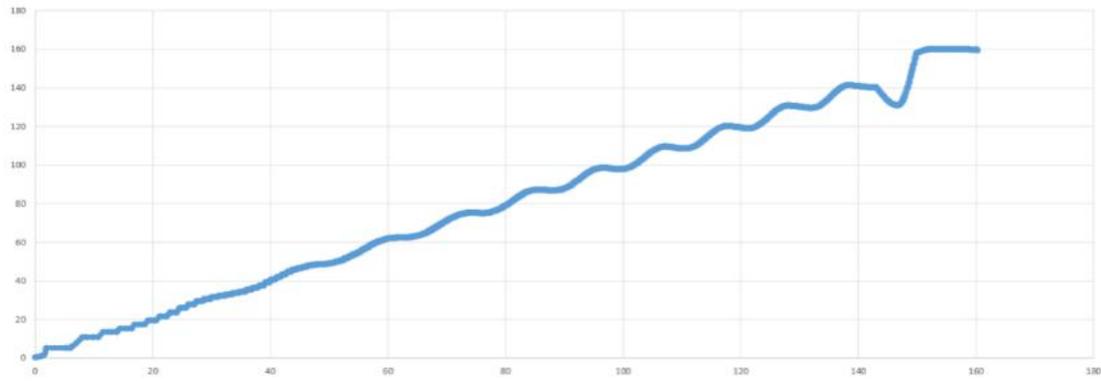
On peut trouver la plage de verrouillage : [0kHz, 156kHz]

Décroissant, PC2, C2 = 10nF



On peut trouver la plage de verrouillage : [0kHz, 157kHz]

Décroissant, PC2, C2 = 100nF



On peut trouver la plage de verrouillage : [0kHz, 150kHz]

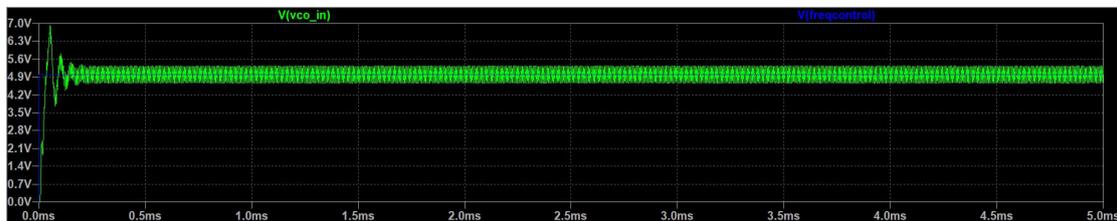
3. Réponse de la PLL à un échelon

Q1.

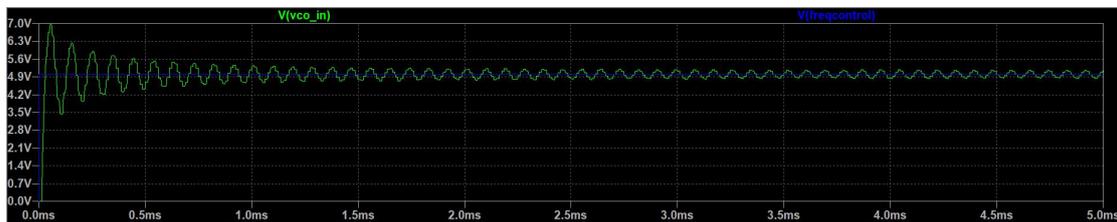
PC1, C2 = 100nF



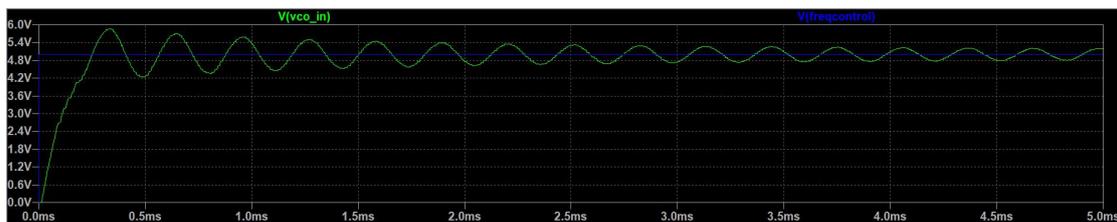
PC1, C2 = 10nF



PC2, C2 = 10nF



PC2, C2 = 100nF



Q2.

On calcule le temps nécessaire pour atteindre 90% de $V_{\text{freuencontrol}}$ (4.5V) :

$$\text{PC1, } C2 = 100\text{nF} \quad t = 485.8 \mu\text{s}$$

$$\text{PC1, } C2 = 10\text{nF} \quad t = 31.7 \mu\text{s}$$

$$\text{PC2, } C2 = 10\text{nF} \quad t = 27.5 \mu\text{s}$$

$$\text{PC2, } C2 = 100\text{nF} \quad t = 223.9 \mu\text{s}$$

Q3.

Pour filtres:

$$\text{PC1, } C2 = 100\text{nF} \quad t = RC = 1000 \mu\text{s}$$

$$\text{PC1, } C2 = 10\text{nF} \quad t = RC = 100 \mu\text{s}$$

$$\text{PC2, } C2 = 10\text{nF} \quad t = RC = 100 \mu\text{s}$$

$$\text{PC2, } C2 = 100\text{nF} \quad t = RC = 1000 \mu\text{s}$$

On peut voir que les filtres sont plus rapides.