

# Devoir 4 Électronique

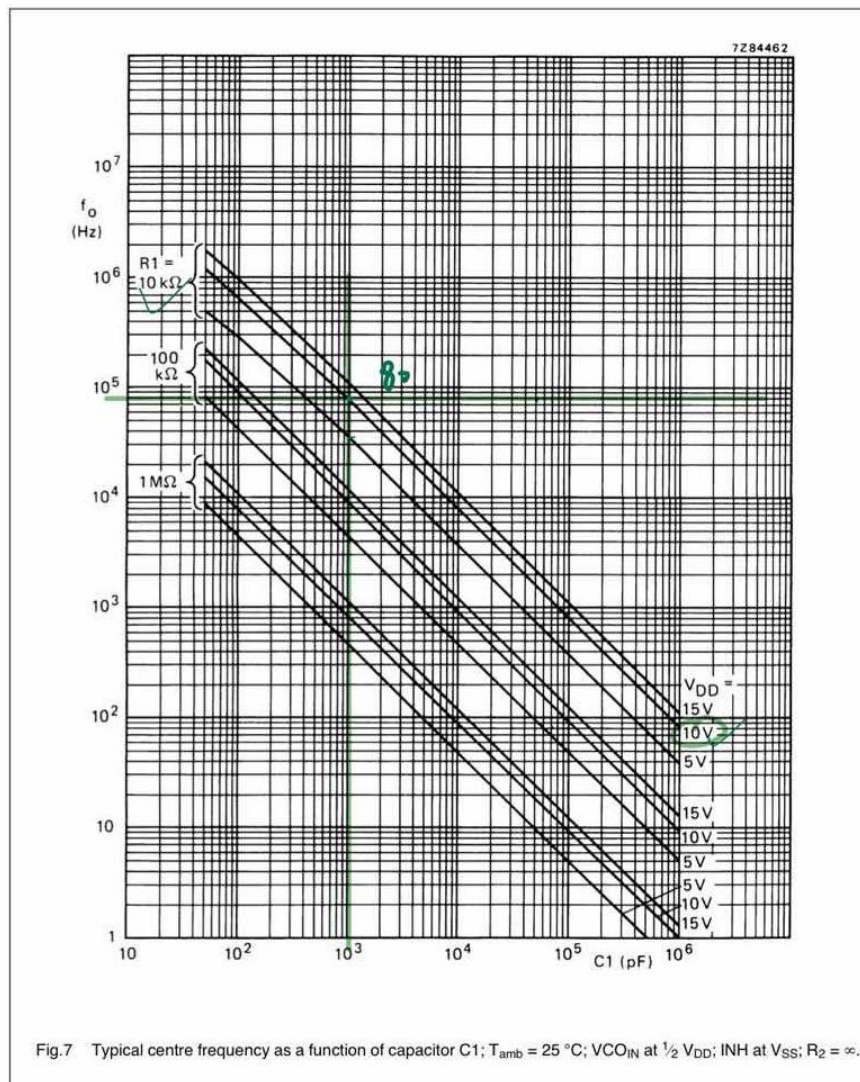
## Étude de la PLL CD4046B

ZY1824130 Iliane LIU Wanlu

### I VCO

#### Question 1

Avec  $R1=10k\Omega$ ,  $R2$  infini,  $C1=1nF$ , par la lecture de l'abaque, on trouve  $f_0=80kHz$ . La plage de fonctionnement est donc 160kHz.



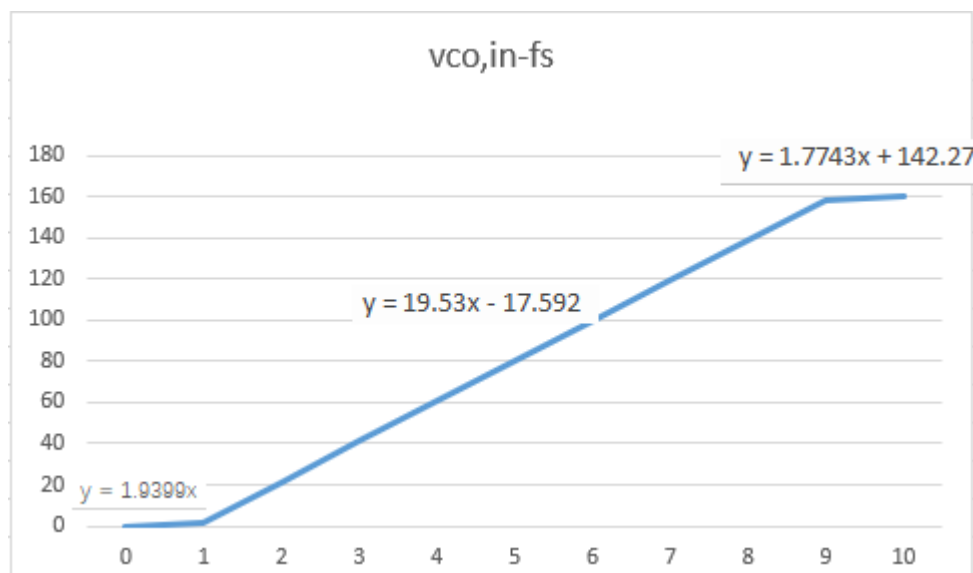
#### Question2

En changeant l'amplitude du signal d'entrée de 0 à 10V par pas de 1V, on obtient les

fréquences du signal de sortie de Vco. (les figures sont dans l'annexe)

V1	fs/kHz
0	0
1	1.9399
2	21.4642
3	41.013
4	60.4883
5	80.0584
6	99.6364
7	119.1274
8	138.5355
9	158.2356
10	160.0099

On trouve que  $f_{min}=0$ ,  $f_{max}=160\text{kHz}$ , qui sont très proches des valeurs indiquées dans la fiche technique. Pour trouver la relation entre  $V_{co,in}$  et  $V_{co,out}$ , on importe les données dans Excel et obtenir une fonction à sous-tendante.

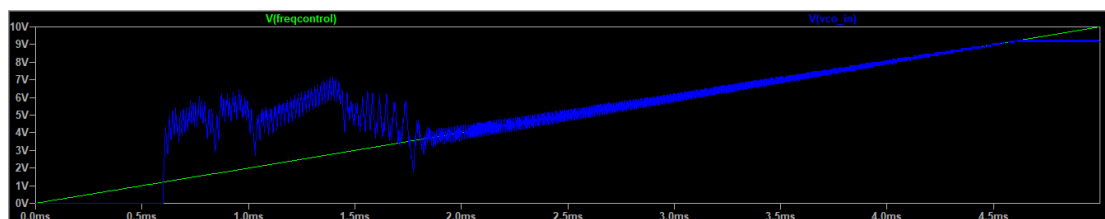


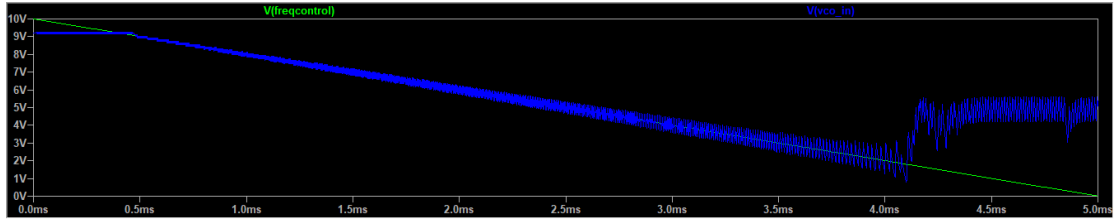
## II Mesure des plages de capture et de verrouillage

### Question3&4

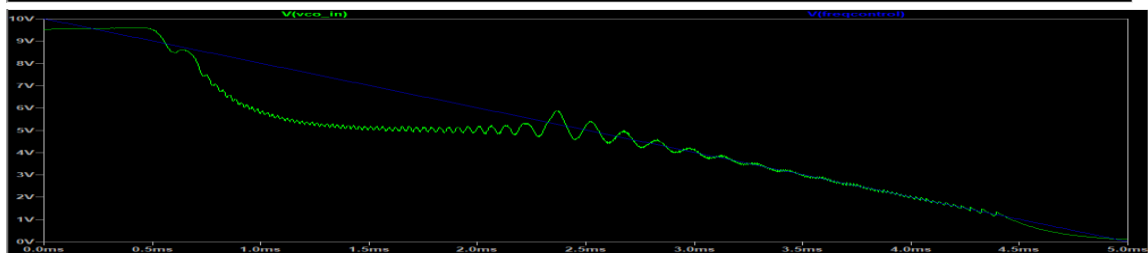
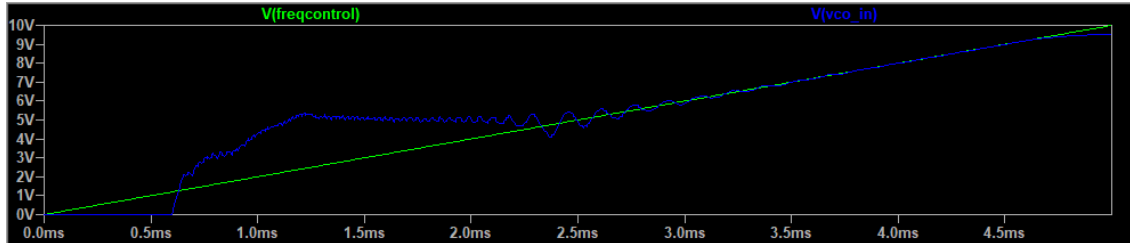
On lance la simulation.

- CAS1 : Pour PC1, avec  $C2=10\text{nF}$ , les résultats sont présentés.

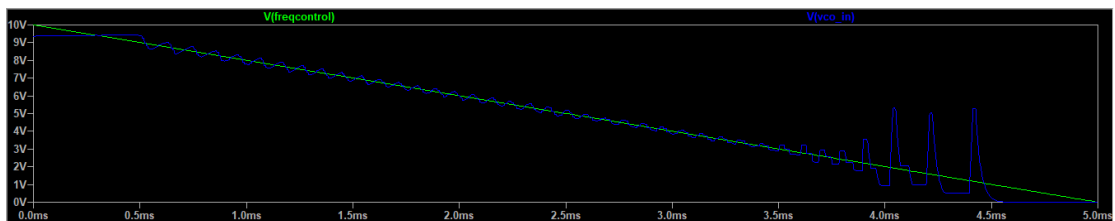
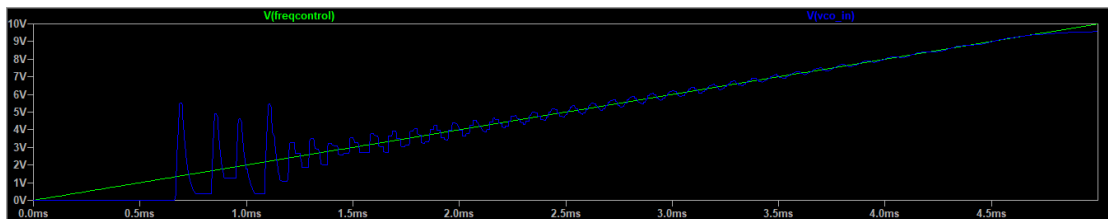




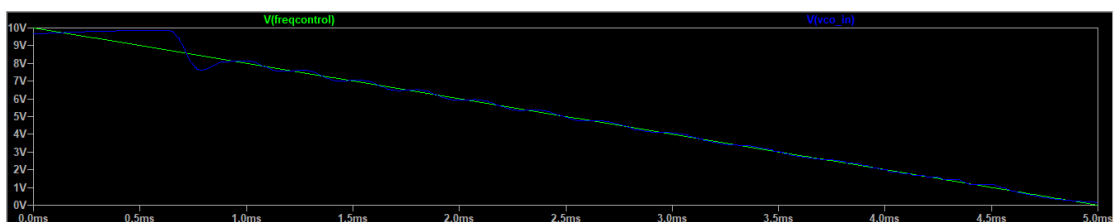
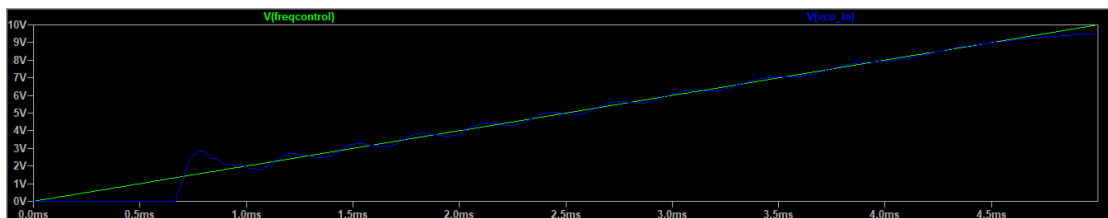
● CAS2 : Pour PC1, avec  $C2=100\text{nF}$ , les résultats sont présentés.



● CAS3 : Pour PC2, avec  $C2=10\text{nF}$ , les résultats sont présentés.



● CAS1 : Pour PC2, avec  $C2=100\text{nF}$ , les résultats sont présentés.



### Question5

On importe les données sous Excel. Par la relation on trouve dans la question2, on peut calculer les fréquences de sortie  $f_e$  et  $f_s$ .

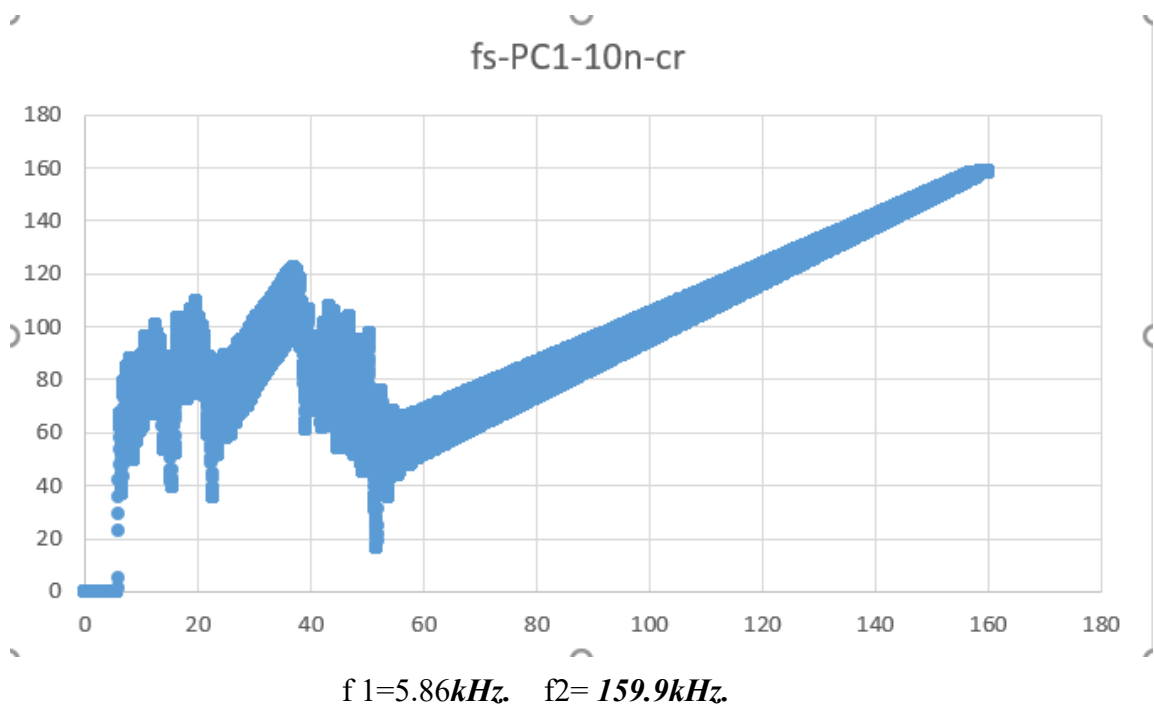
Pour chacun des 4 cas, on trace la courbe d hystérésis  $f_s$ - $f_e$ .

- CAS1 : Pour PC1, avec  $C2=10nF$ , les résultats sont présentés.

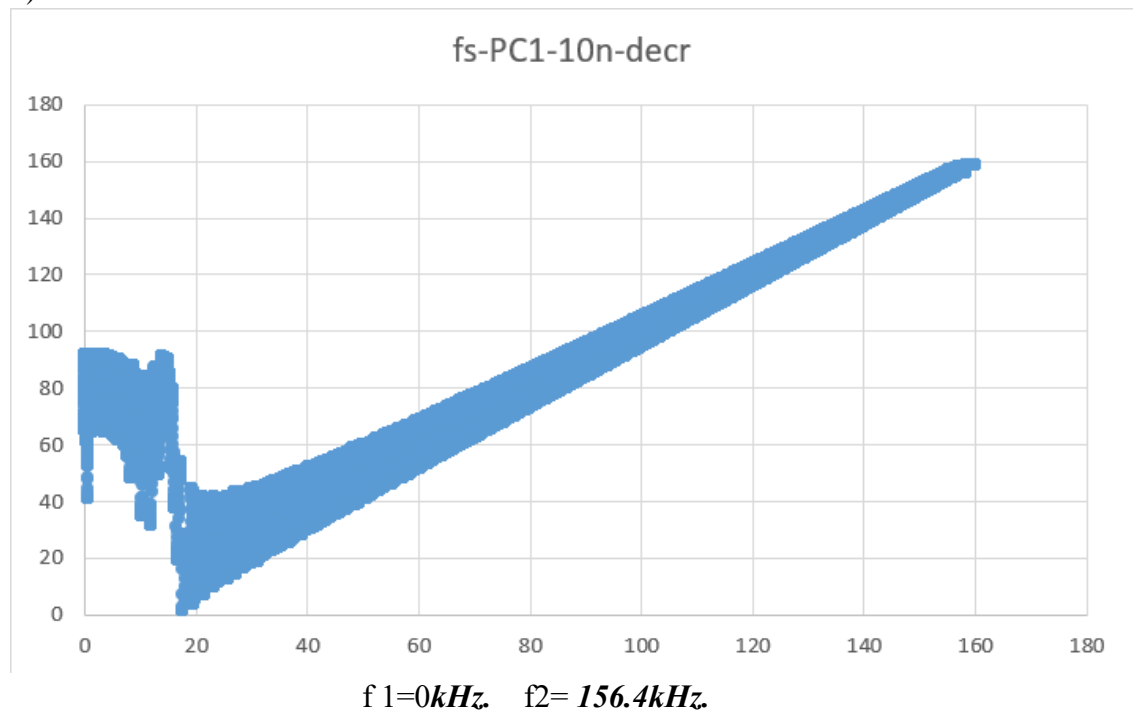
On constate que la plage de capture :5.86-154.2 kHz

La plage de verrouillage :0-159.9 kHz

- a)  $f_e$  croit



- b)  $f_e$  décroît

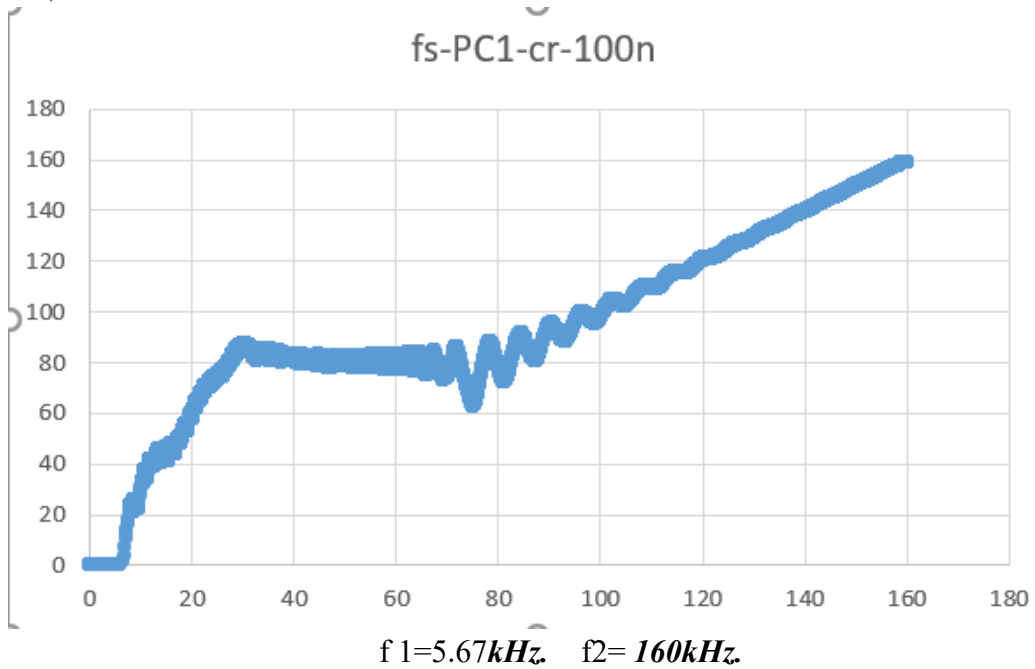


- CAS2 : Pour PC1, avec C2=100nF, les résultats sont présentés.

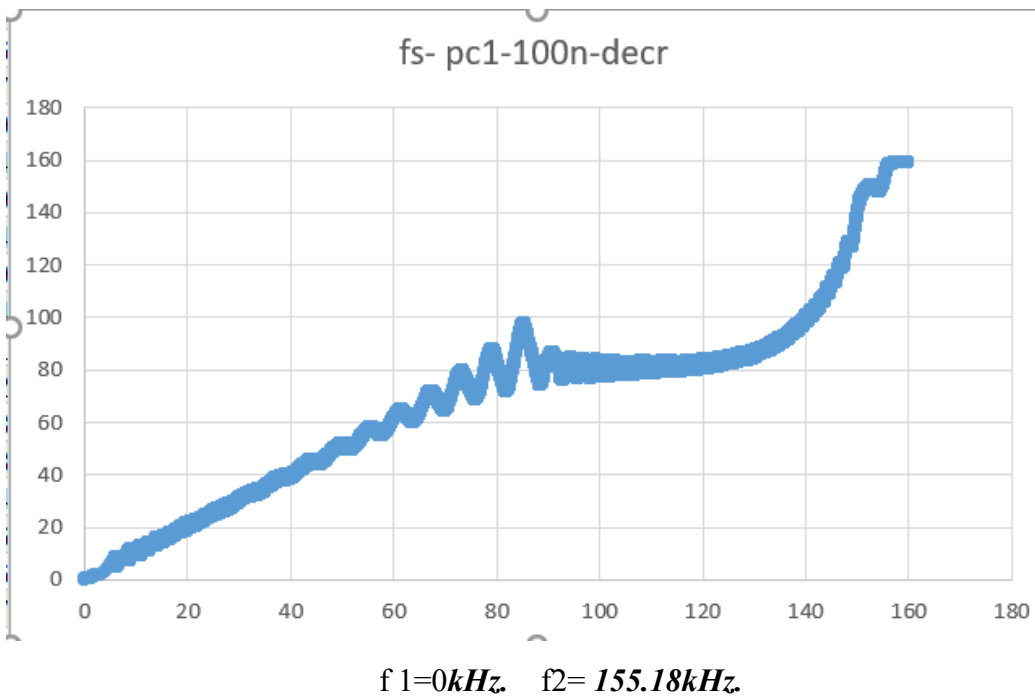
On constate que la plage de capture : 5.67-155.18 kHz

La plage de verrouillage : 0-160 kHz

c) fe croit



d) fe décroît

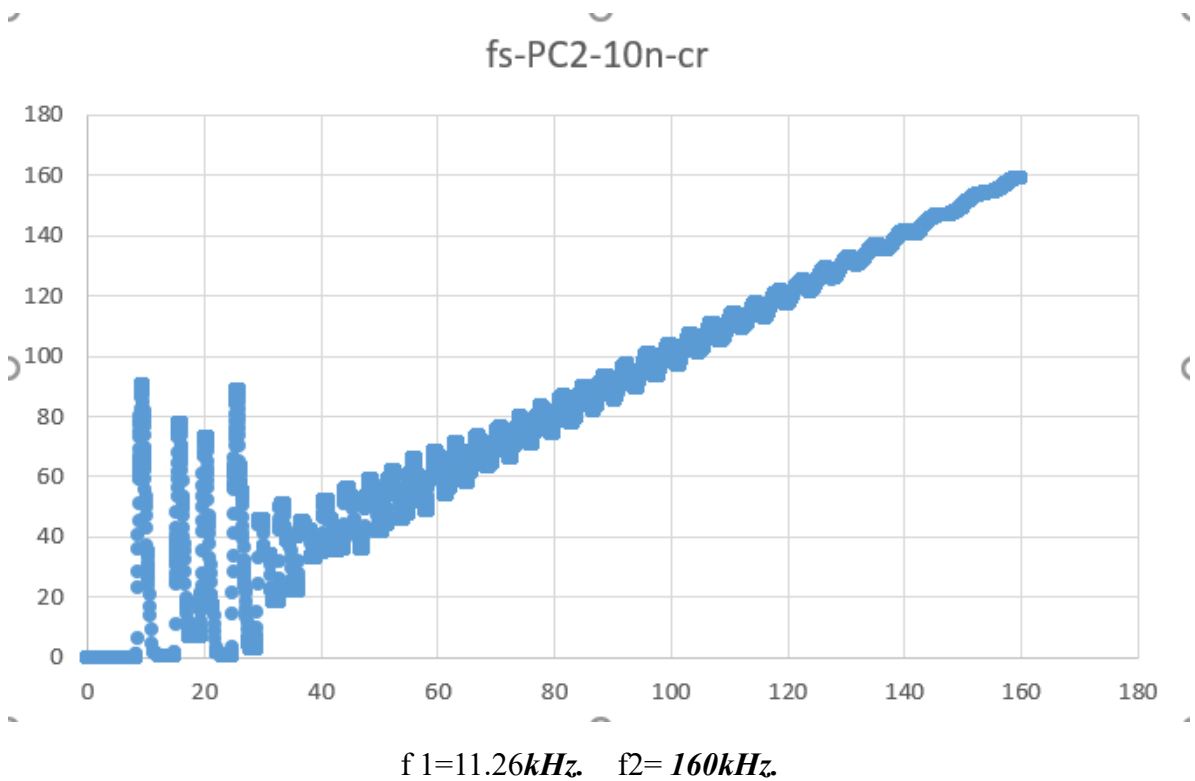


- CAS3 : Pour PC2, avec C2=10nF, les résultats sont présentés.

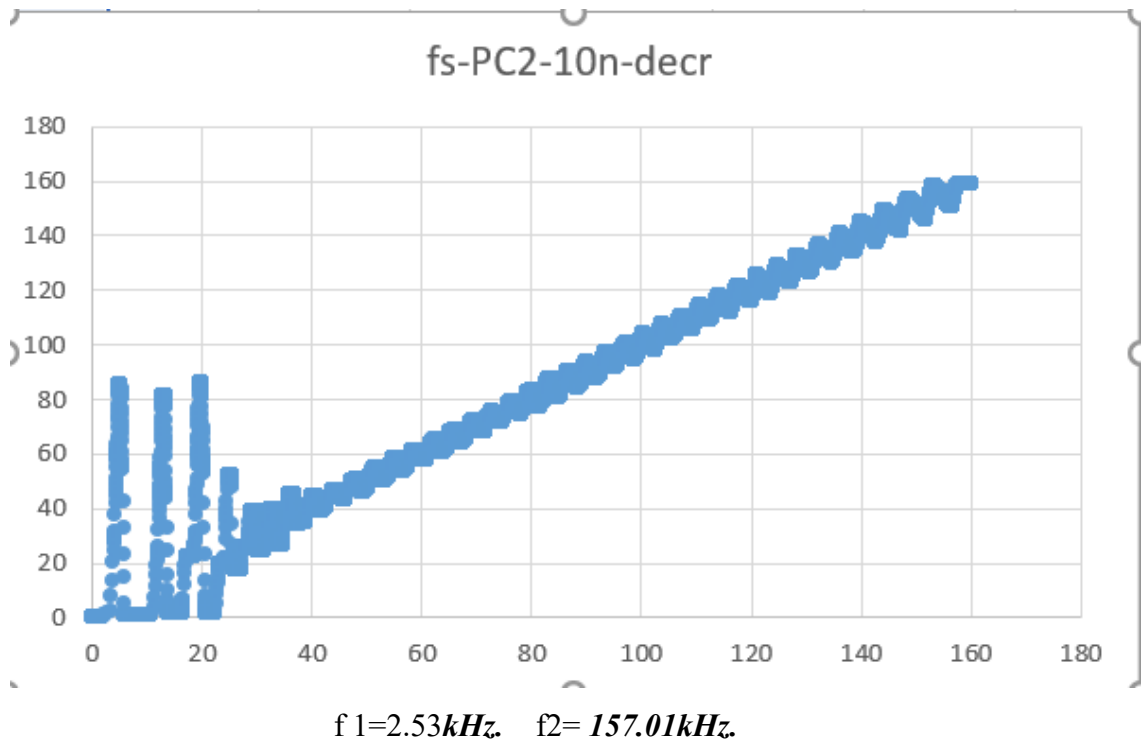
On constate que la plage de capture : 11.26-157.01 kHz

La plage de verrouillage : 2.53-160 kHz

- e) fe croit



- f) fe décroît

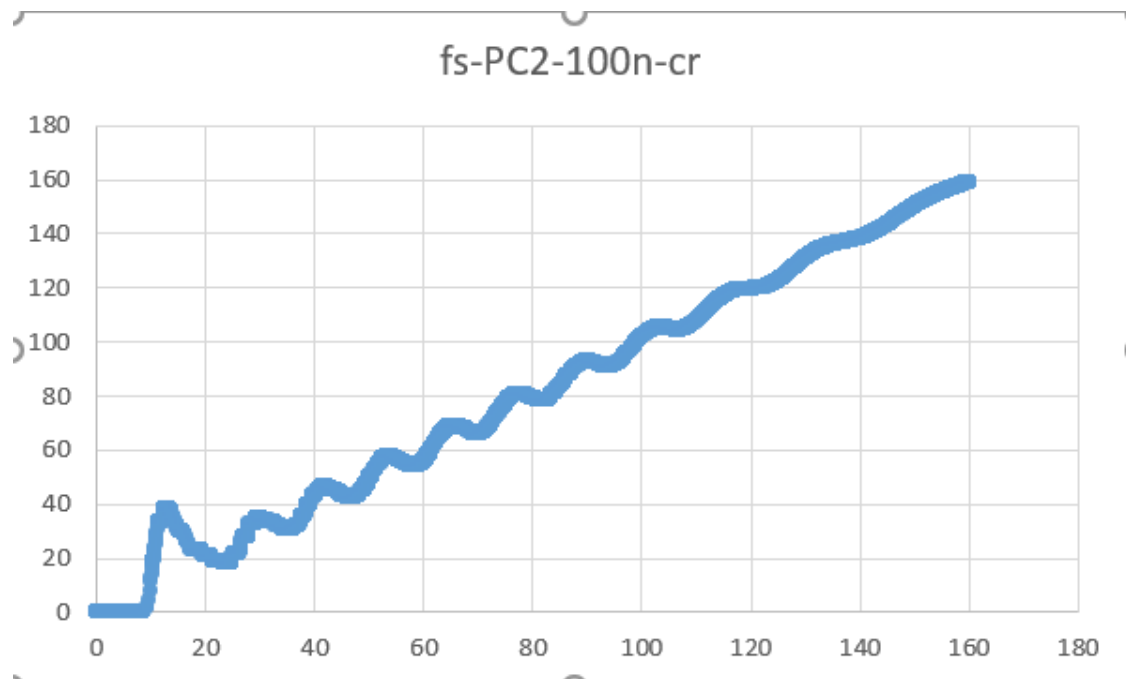


- **CAS4 : Pour PC2, avec C2=100nF, les résultats sont présentés.**

On constate que la plage de capture : 8.9-149.78 kHz

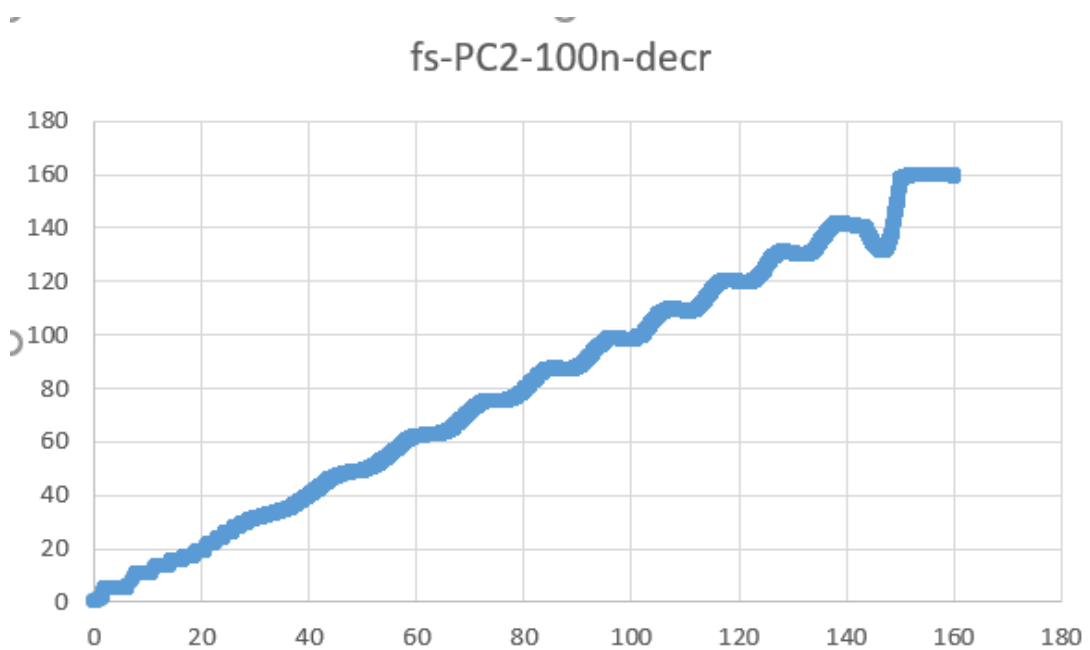
La plage de verrouillage : 1.57-160 kHz

g)  $f_e$  croît



$f_1=8.91kHz.$   $f_2= 160kHz.$

h)  $f_e$  décroît



$f_1=1.75kHz.$   $f_2= 149.78kHz.$

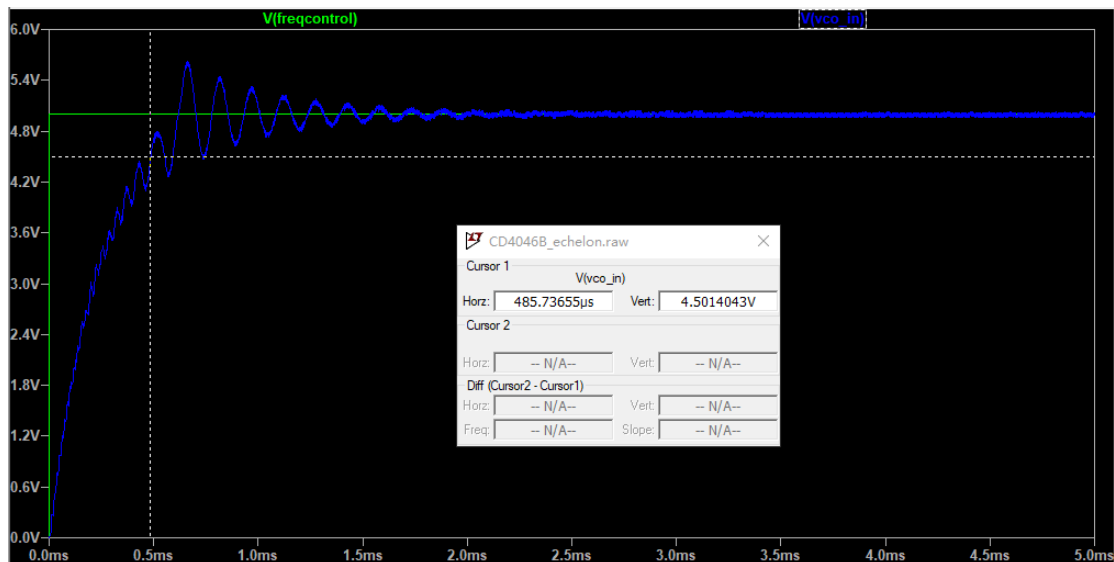
### III Réponse de la PLL à un échelon

#### Question1&2

On lance la simulation. et mesure  $t_{90\%}$  pour chaque cas.

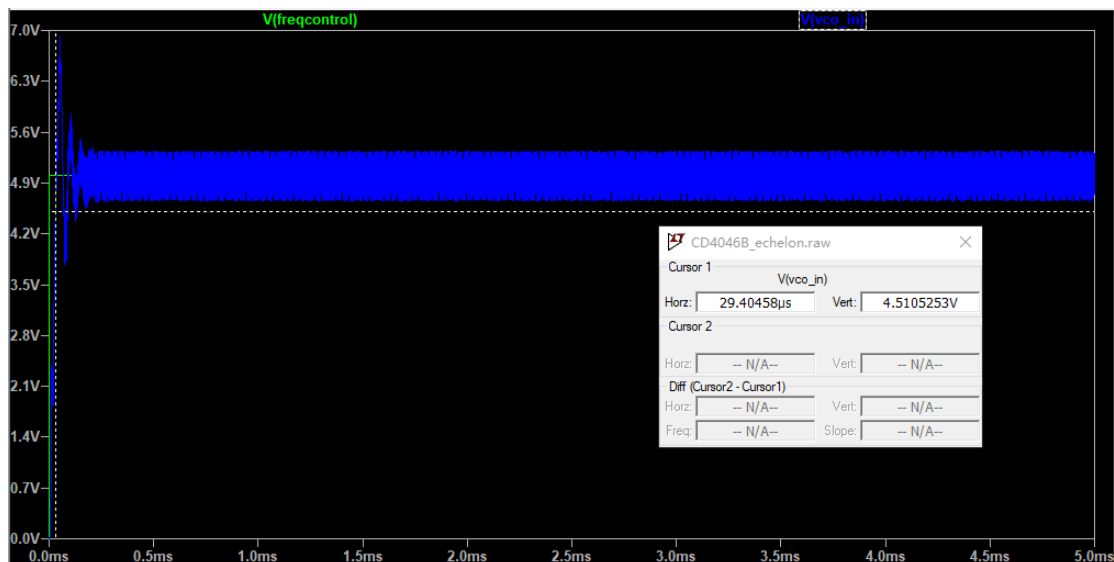
- **CAS1 : Pour PC1, avec  $C_2=100\text{nF}$ , les résultats sont présentés.**

$t_{90\%}=485.73\mu\text{s}$ .



- **CAS2 : Pour PC1, avec  $C_2=10\text{nF}$ , les résultats sont présentés.**

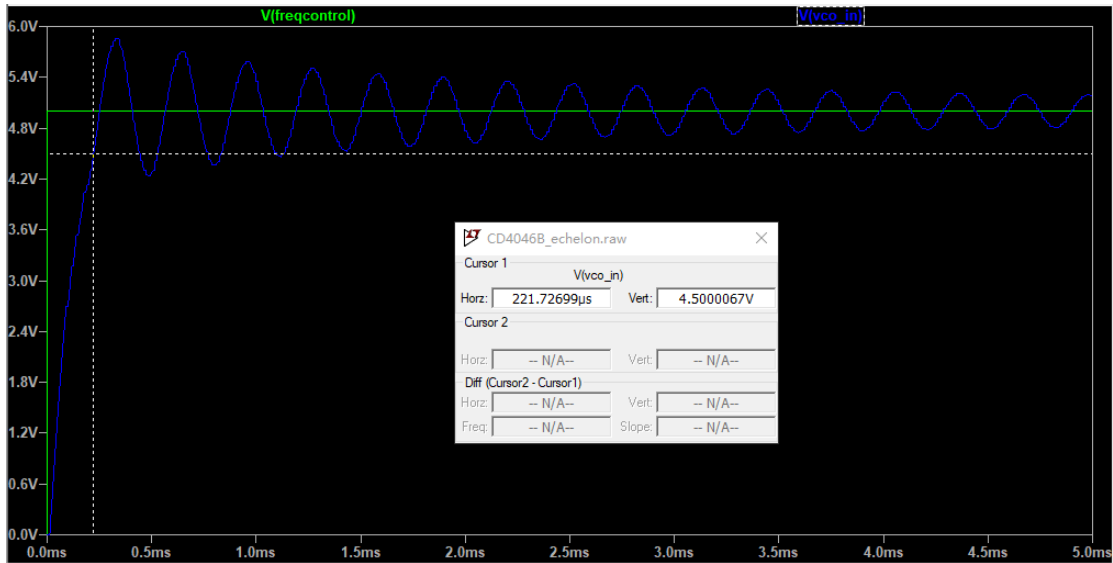
$t_{90\%}=29.4\mu\text{s}$ .



- **CAS3 : Pour PC2, avec  $C_2=100\text{nF}$ , les résultats sont présentés.**

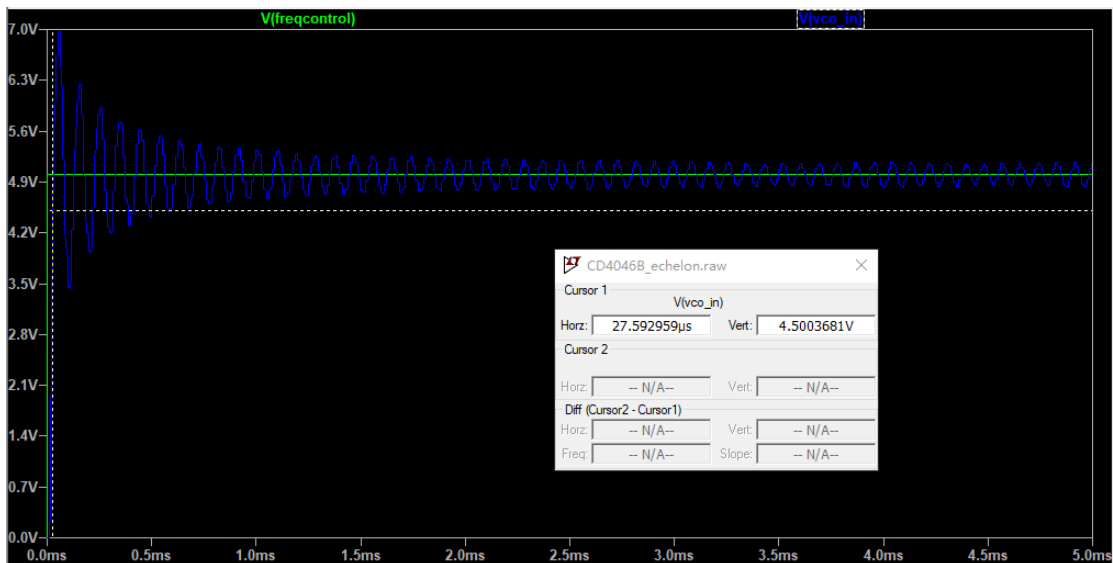
$t_{90\%}=221.72\mu\text{s}$ .





- **CAS4 : Pour PC2, avec C2=10nF, les résultats sont présentés.**

$t_{90\%}=27.59\mu\text{s}$ .



### Question3

Pour la circuit RC, le temps caractéristique  $\tau = RC$ ,  $R3=1.8k$ .

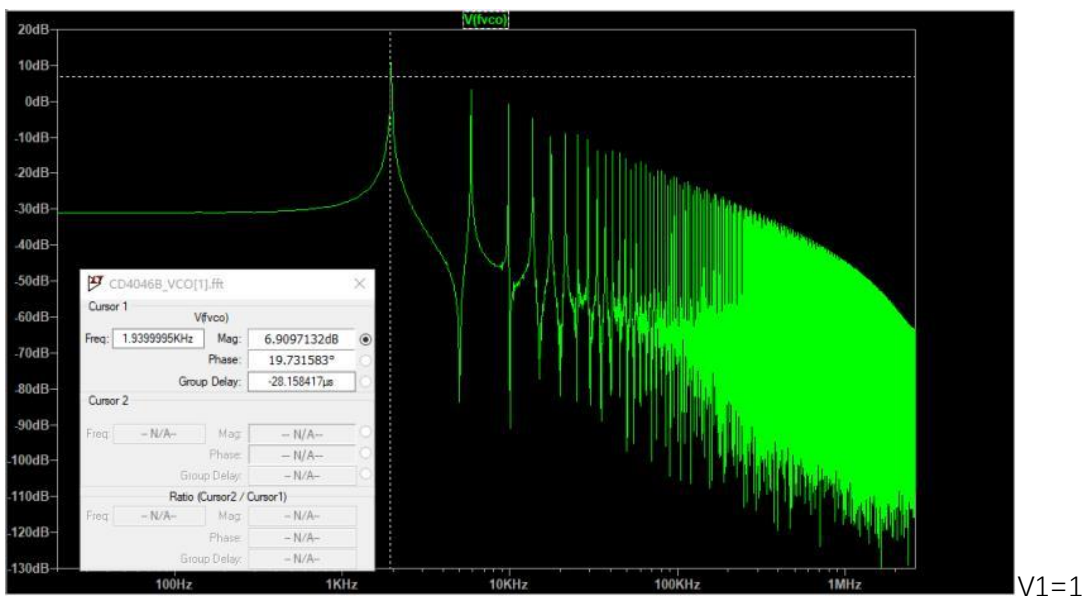
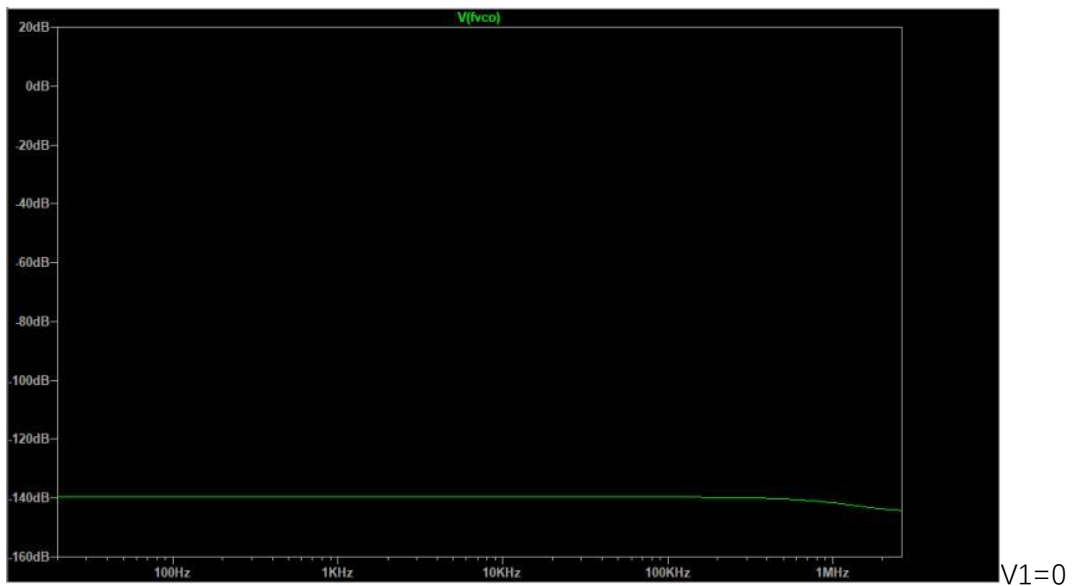
- 1) Pour  $C2=100nF$ ,  $\tau = 180\mu\text{s}$ . Mais par simulation,  
 pour PC1,  $t_{90\%}=485.73\mu\text{s}$ .  
 pour PC2,  $t_{90\%}=221.72\mu\text{s}$
- 2) Pour  $C2=10nF$ ,  $\tau = 18\mu\text{s}$ . Mais par simulation,

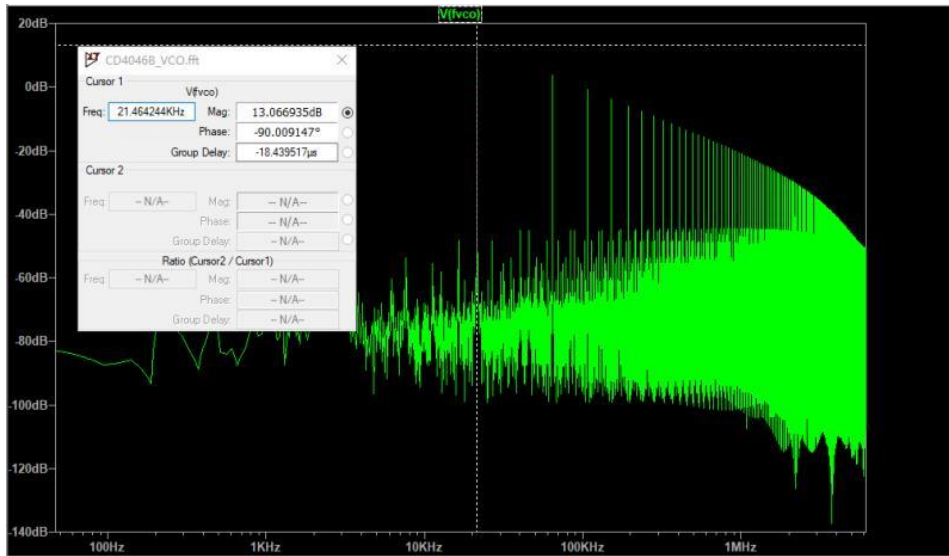
pour PC1,  $t_{90\%}=29.4\mu\text{s}$ .

pour PC2,  $t_{90\%}=27.59\mu\text{s}$

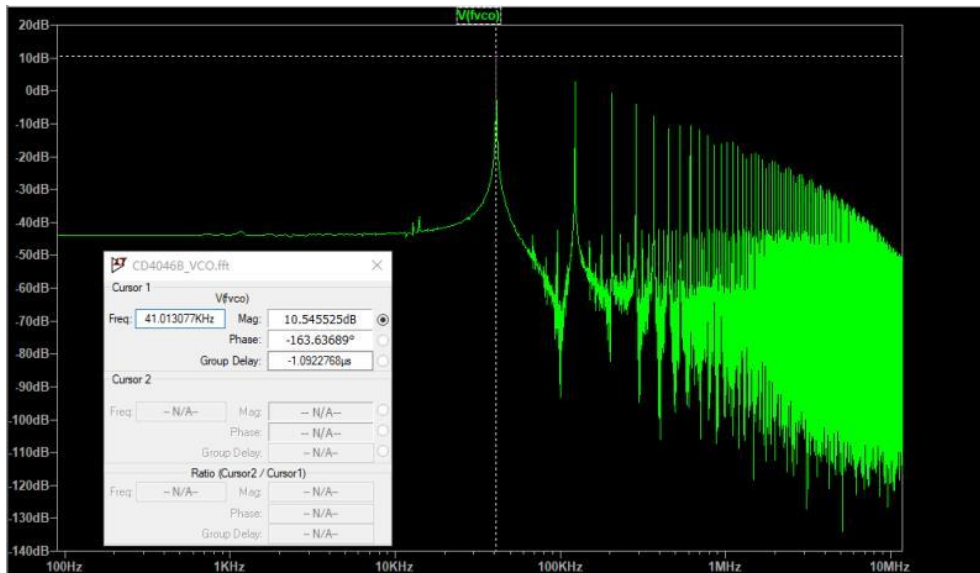
## Annexe

Pour  $v_1 \in [0,10]$ , les figures de FFT pour fs.

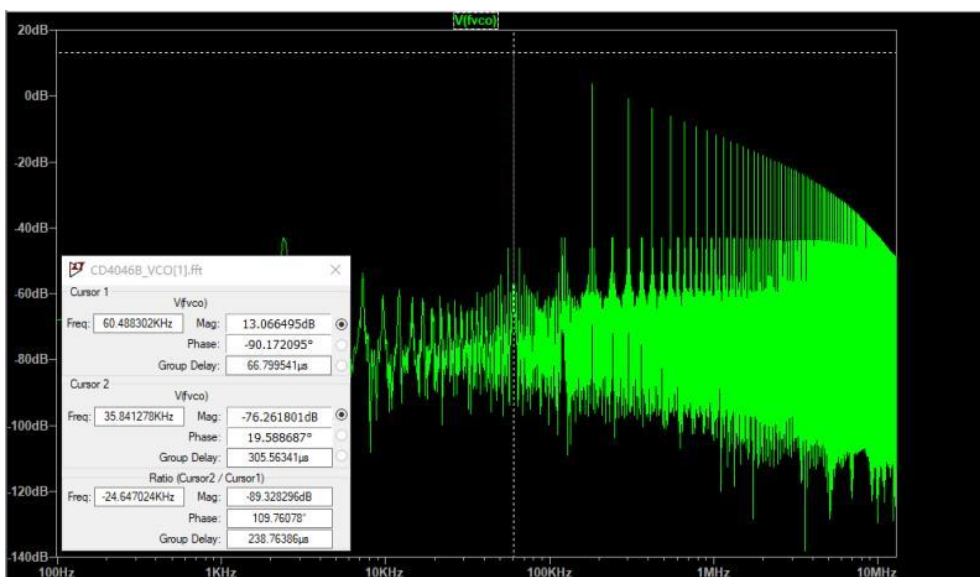




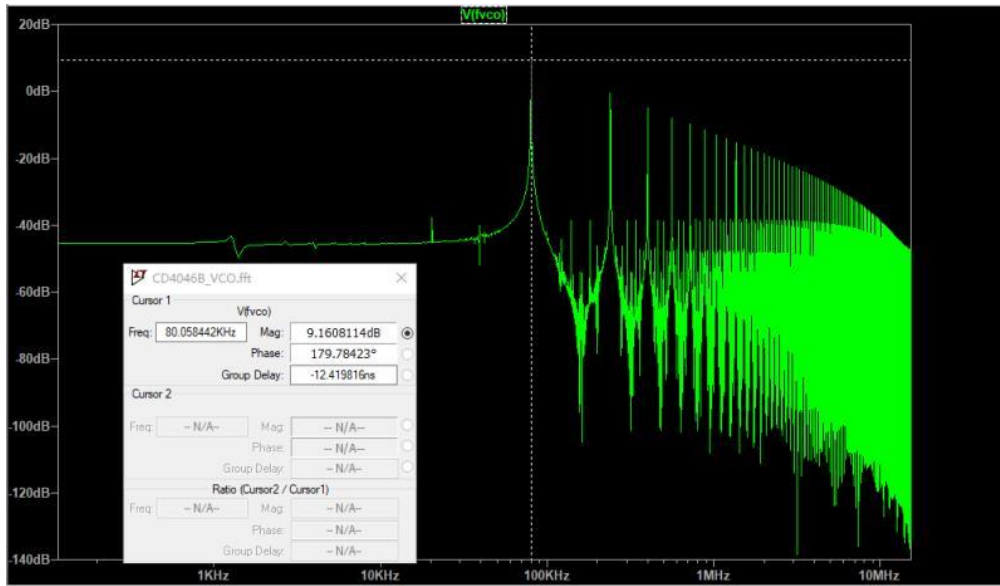
V1=2



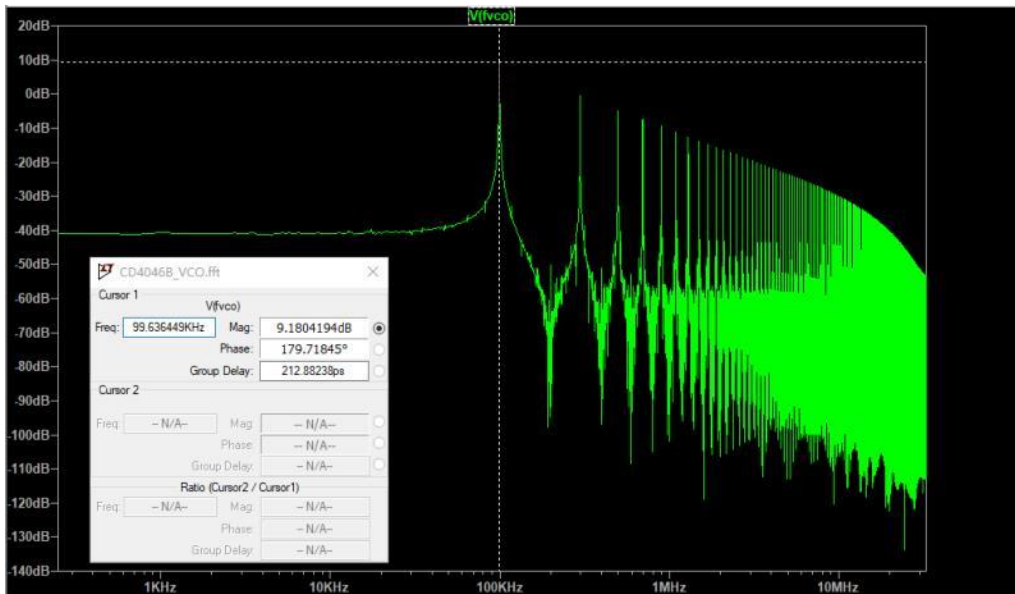
V1=3



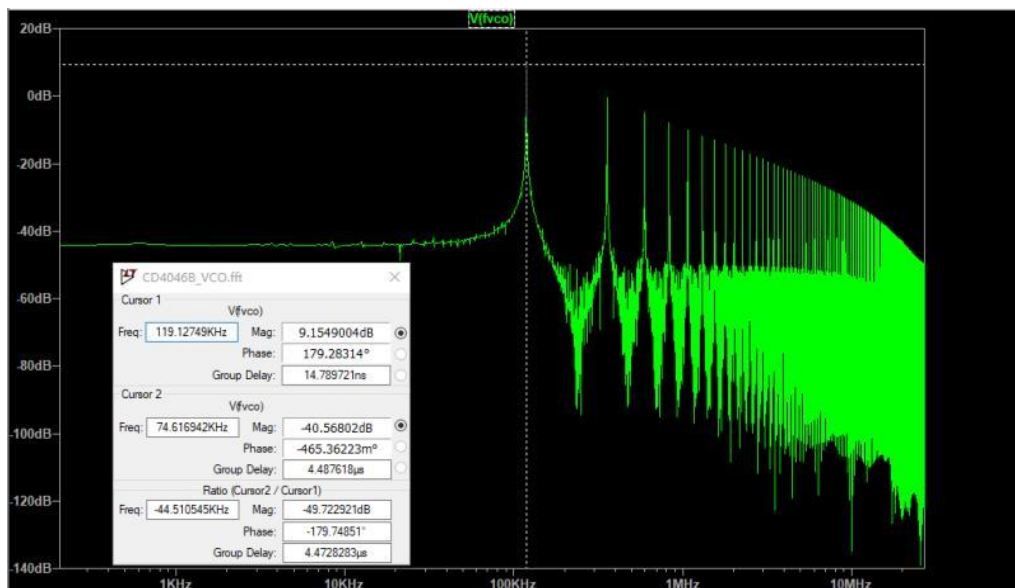
V1=4



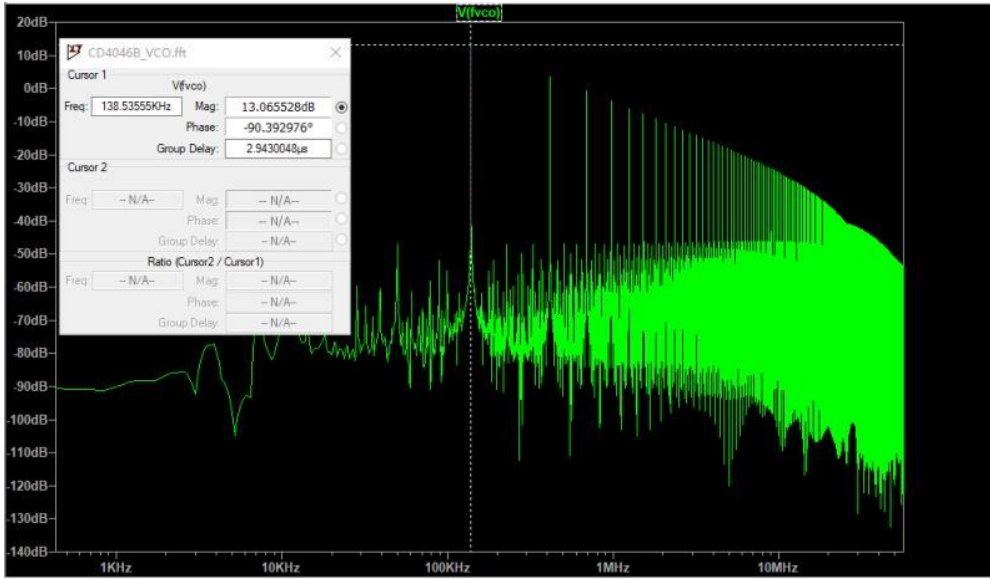
V1=5



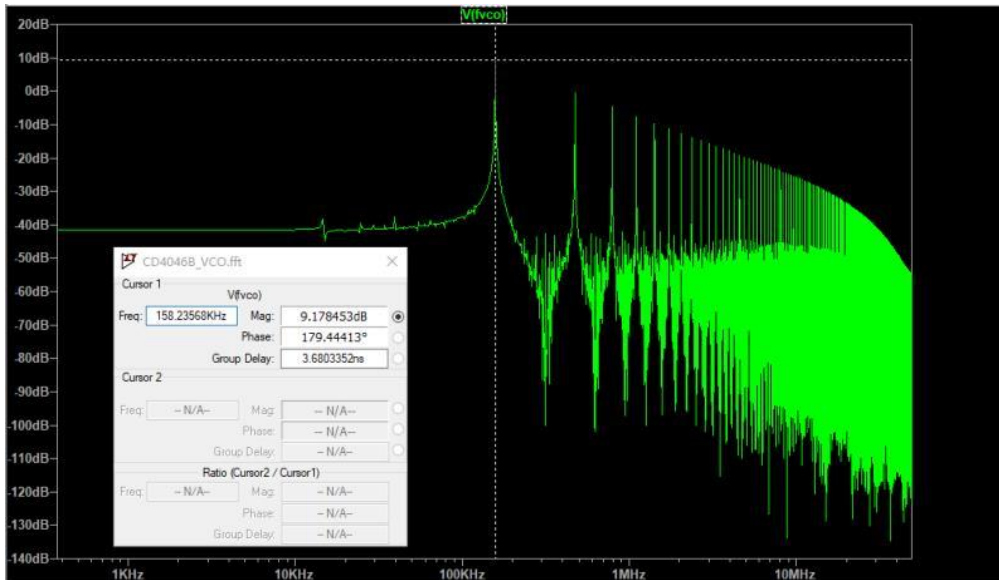
V1=6



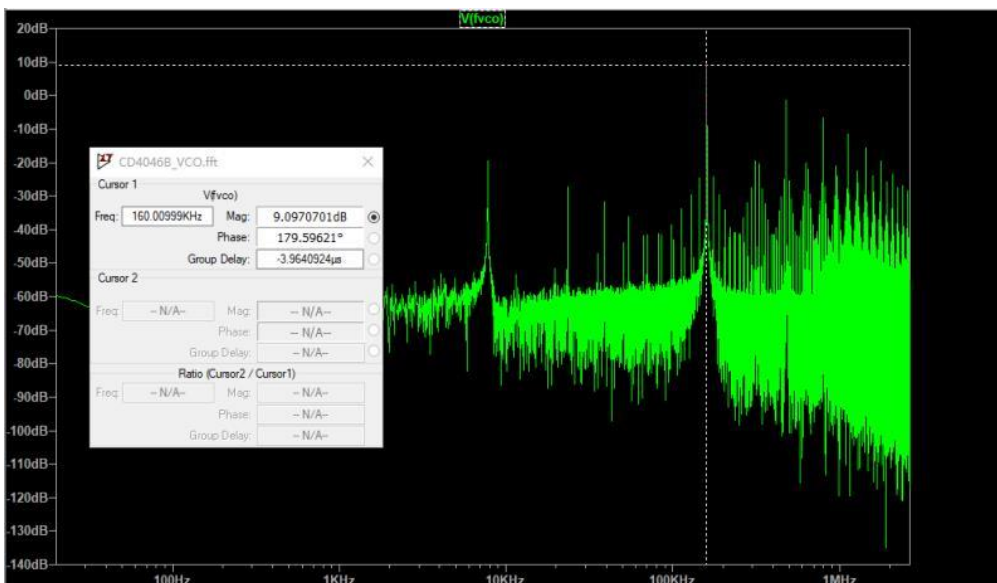
V1=7



V1=8



V1=9



V1=10