

ÉLECTRONIQUE

DM n°1

Benjamin QU – SY1924124

Étude de l'amplificateur opérationnel AD820

1 Étude statique

Question 1

Le montage du circuit est présenté dans la **Figure 1.1**.

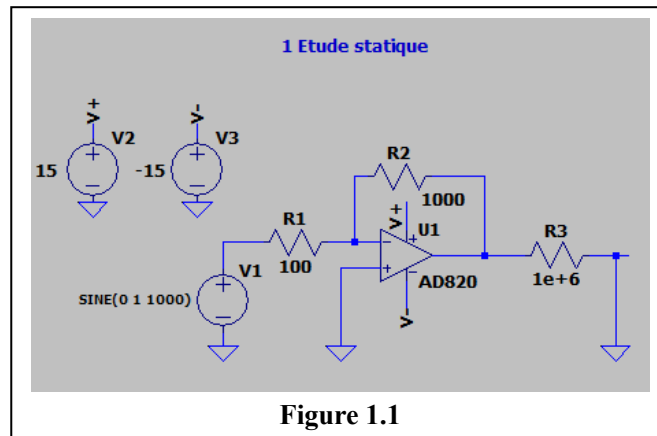


Figure 1.1

La simulation est puis lancée, et la représentation graphique des signaux sont présentée dans la **Figure 1.2**.

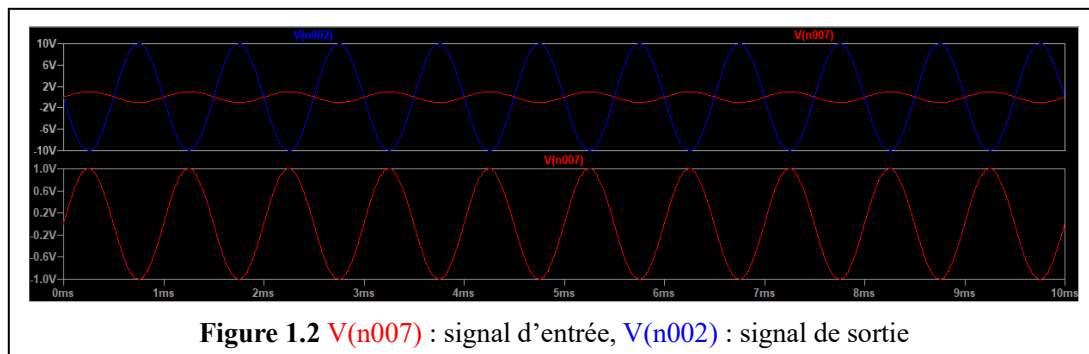


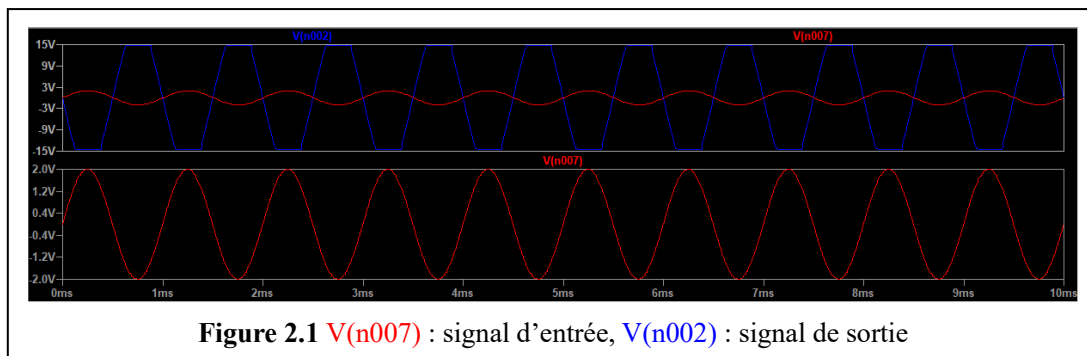
Figure 1.2 $V(n007)$: signal d'entrée, $V(n002)$: signal de sortie

On vérifie bien que le signal est amplifié correctement en tension selon l'équation : $\frac{v_s}{v_e} = -\frac{R_2}{R_1}$.

Question 2

On change maintenant l'amplitude du signal d'entrée en 2.0V, le résultat graphique devient celui présenté dans la **Figure 2.1**.

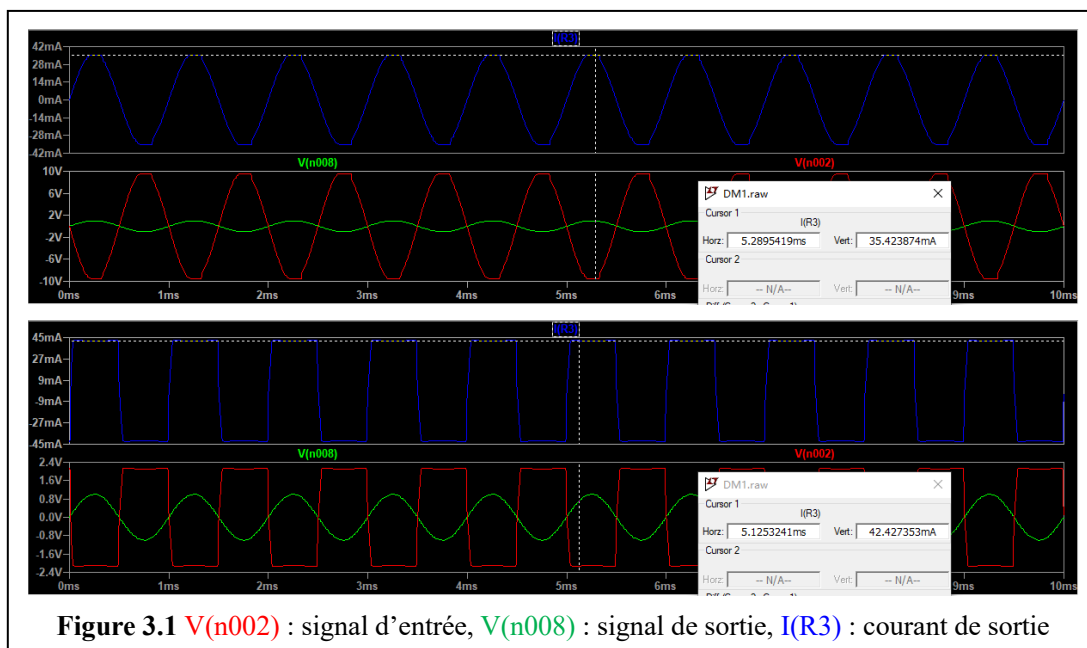
On observe effectivement le phénomène de saturation, dont la valeur est $\pm 15V$, ce qui est cohérente avec l'alimentation.



Question 3

On diminue la résistance de charge et fait plusieurs essais pour observer le commencement d'une distorsion bien évidente du signal de sortie (présenté dans la **Figure 3.1**), ce qui nous donne une valeur $R_3 = 270\Omega$ (R_3 est la résistance de charge). Et on diminue encore la résistance jusqu'à 50Ω , on peut voir que (**Figure 3.1**) le courant est proche de 45mA , ce qui dépasse le *Operating Output Current* et est correspondante à la valeur *Short-Circuit Current* qui est fournie dans la fiche technique :

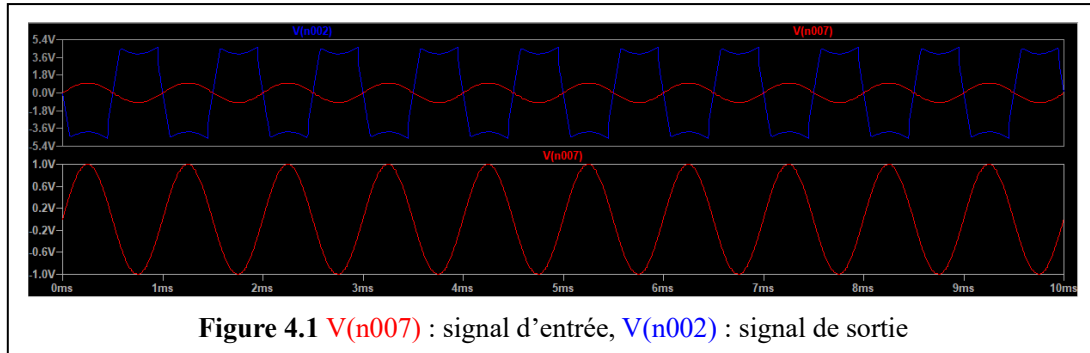
Operating Output Current	20	20	mA
T_{MIN} to T_{MAX}	15	15	mA
Short-Circuit Current	45	45	mA



Question 4

En réduisant les résistances d'un facteur 10, la forme du signal de sortie devient celle présentée dans la **Figure 4.1**. On peut voir qu'il est déformé et moins amplifié.

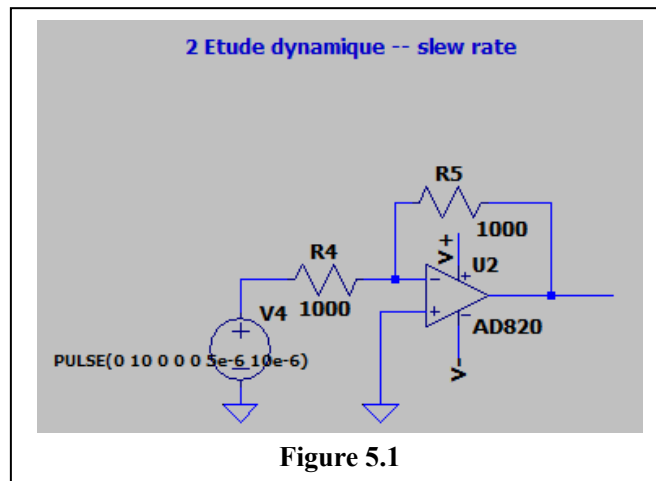
Explication : si la résistance d'entrée est trop petite, le courant passant devient donc plus important. Et par conséquent, le signal à amplifié va être plus perturbé, ce qui cause finalement des pertes du signal et qui donne un signal de sortie comme celui montré dans la **Figure 4.1**.



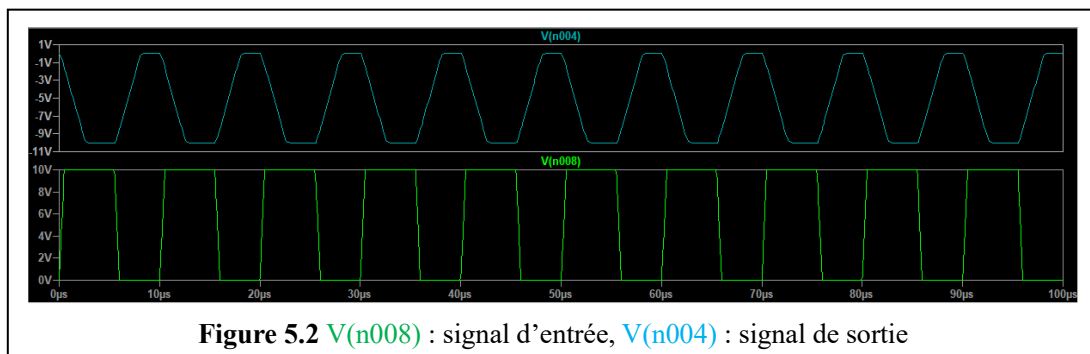
2 Étude dynamique

Question 5

En changeant les paramètres et les composants du circuit, le montage est présenté dans la **Figure 5.1**.



La simulation donne un résultat graphique montré dans la **Figure 5.2**.



Pour calculer le *slew rate*, on utilise un curseur pour obtenir les valeurs précises, qui sont présentées dans la **Figure 5.3**. On a ainsi un *slew rate* $\approx 4.0V/\mu s$, qui est plus grande que la valeur donnée par la fiche technique :

Slew Rate		3		3	V/ μs
-----------	--	---	--	---	------------

Question 6

En lançant la simulation, on observe dans le diagramme de Bode (**Figure 6.1**) que la bande passante à -3dB est 1.69MHz. Ce qui est inférieure à celle fournie par la fiche technique :

Unity Gain Frequency		1.9		1.9	MHz
----------------------	--	-----	--	-----	-----

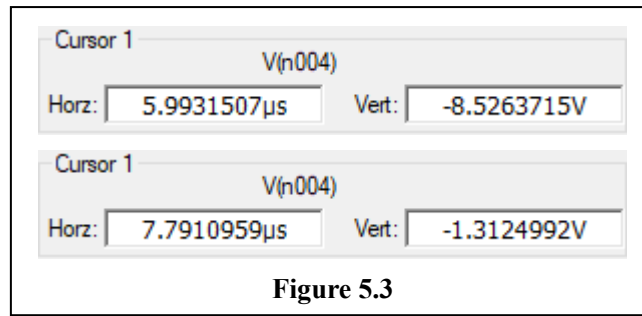


Figure 5.3

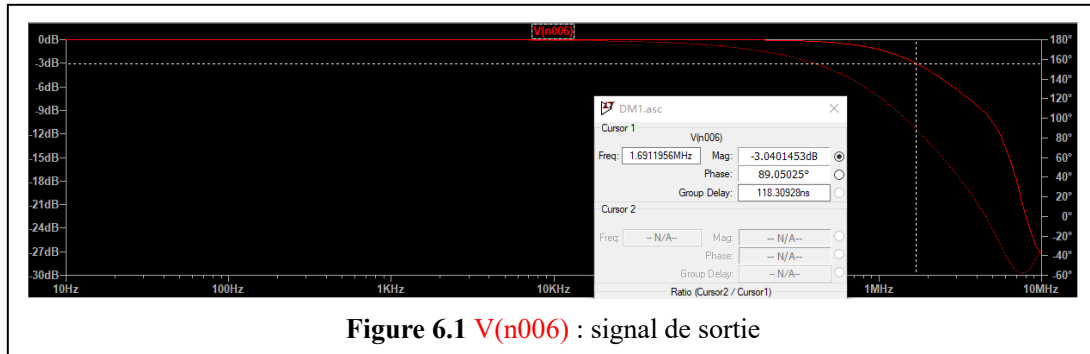


Figure 6.1 V(n006) : signal de sortie

Question 7

En doublant le gain de l’amplificateur, le nouveau digramme de Bode (**Figure 7.1**) nous donne une valeur de bande passante à -3dB de 887kHz. Ce qui donne un produit gain-bande de $1.77\text{MHz} \approx 1.69\text{MHz}$. On peut donc dire que le produit gain-bande est constant.

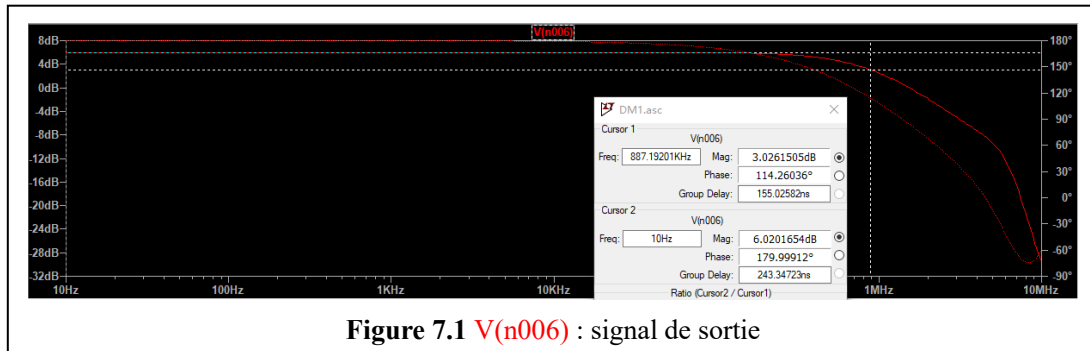


Figure 7.1 V(n006) : signal de sortie

Question 8

Le nouveau montage est présenté dans la **Figure 8.1**. Le signal de sortie et son FFT sont présentés dans la **Figure 8.2**. En utilisant le curseur, on mesure que la différence de niveau en dB entre le fondamental et l’harmonique de rang 3 est environ -96.6dB, ce qui est différente de la valeur fournie dans la fiche technique, qui est -85dB.

Harmonic Distortion f = 10 kHz	$R_L = 10\text{ k}\Omega$ $V_{OUT} = \pm 10\text{ V}$	-85	-85	dB
-----------------------------------	--	-----	-----	----

