Devoir : Etude de la PLL CD4046B

Prénom Français : Vincent
Nom Chinois : Pengfei CAI
Numéro d'étudiant : SY1724107

1. Caractérisation du VCO

1. On a les conditions suivant maintenant :

$$V_{dd} = 10\ V$$
$$V_s = 0\ V$$
$$C_1 = 1\ nF$$
$$R_1 = 10\ k\Omega$$
$$R_2 = +\infty$$

D'après la Fig7 fournie par la fiche technique, on a la fréquence au repos est :

$$f_0 \approx 80\ kHz$$

On sait de la fiche technique que :

$$f_{max} = 2f_0 = 160\ kHz$$

Donc on a

$$f_L = f_{max} - f_0 = 80\ kHz$$

Ensuite on a

$$f_{min} = 0\ kHz$$

La plage de fonctionnement de VCO est [0 kHz, 160 kHz].

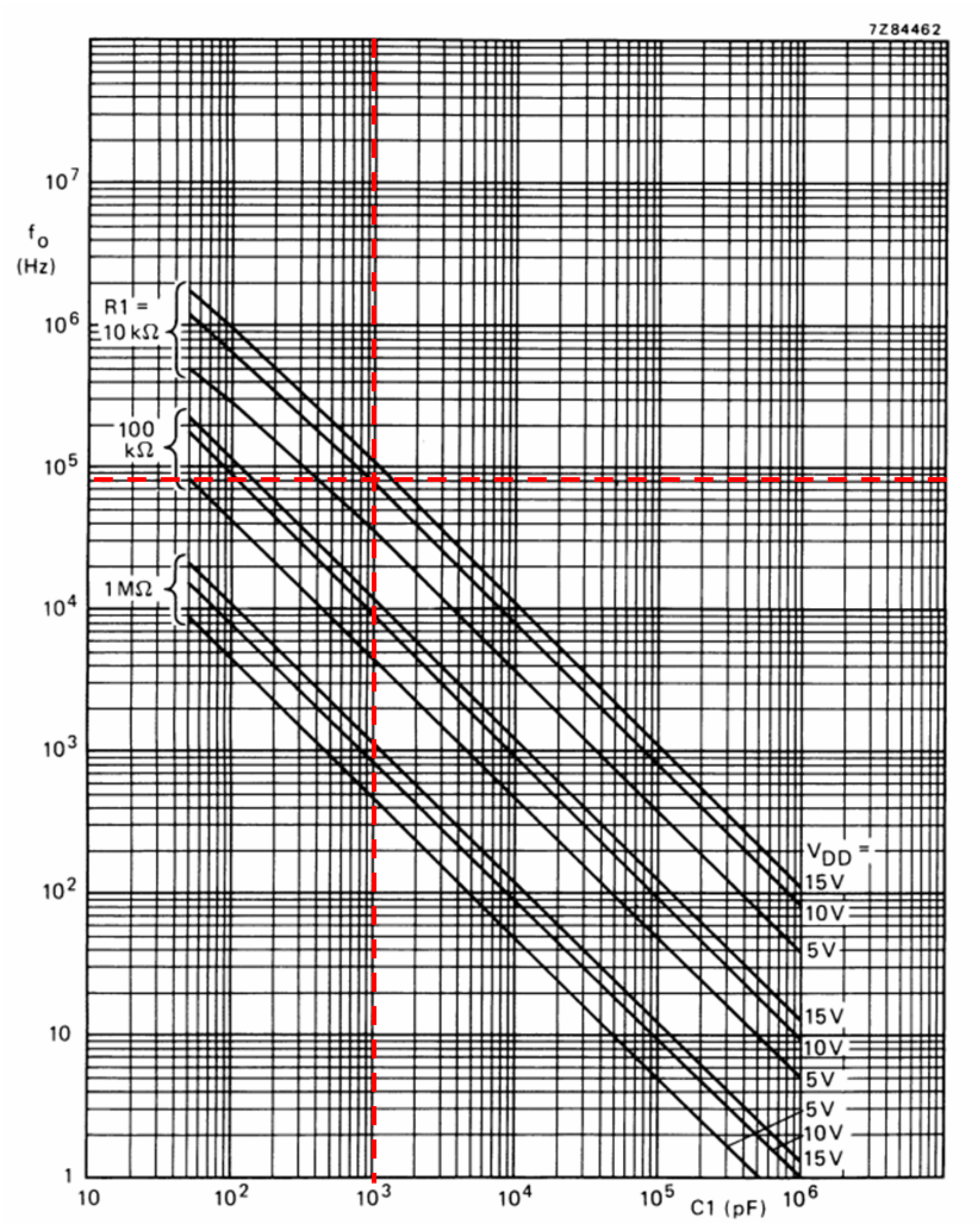

Fig.7 Typical centre frequency as a function of capacitor C1; T_{amb} = 25 °C; VCO_{IN} at ½ V_{DD}; INH at V_{SS}; $R_2 = \infty$.

2. Si on prend la tension d'entrée V1 des valeurs de 0 à 10 V par pas de 1 V. On trouve les fréquences de sortie de VCO varie. Et on mesure la fréquence du le plus grande pic, on trouve elle varie entre 0 et 160 kHz (Voir la Figure 1), cequi correspond à la plage de fonctionnement $[f_{min}, f_{max}]$, où $f_{min} = 0\ kHz, f_{max} = 160\ kHz$.

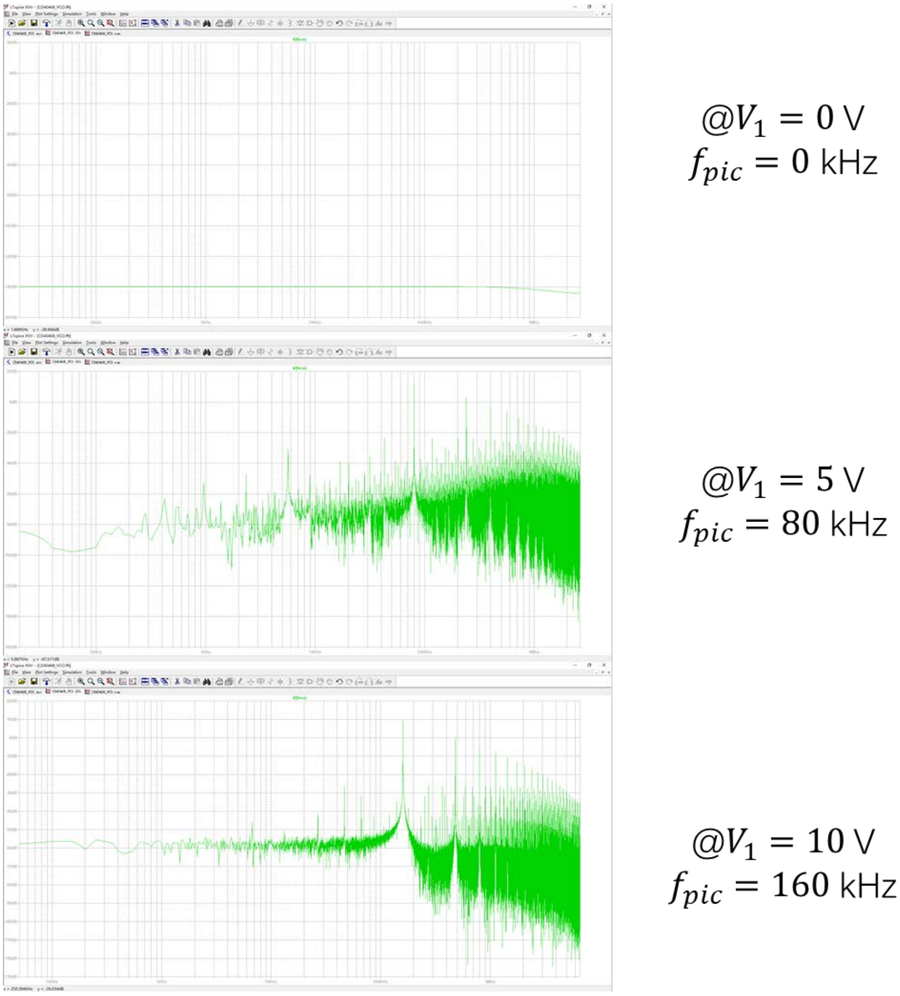

Figure 1

En effet si la tension d’entrée V1 varie de 0 à 10 V, on a les données affiché dans Figure 2.

u0	fvco
0	0
1	1.96
2	21.46
3	40.98
4	60.49
5	80
6	99.51
7	119.01
8	138.54
9	158.04
10	160

Figure 2

Et on peut déssiner la relation entre les deux. Et on trouve entre [1 V, 9 V], la fréquence de sortie de VCO varie prèsque linéairement. Mais hors cet intervalle, on trouve des saturations.

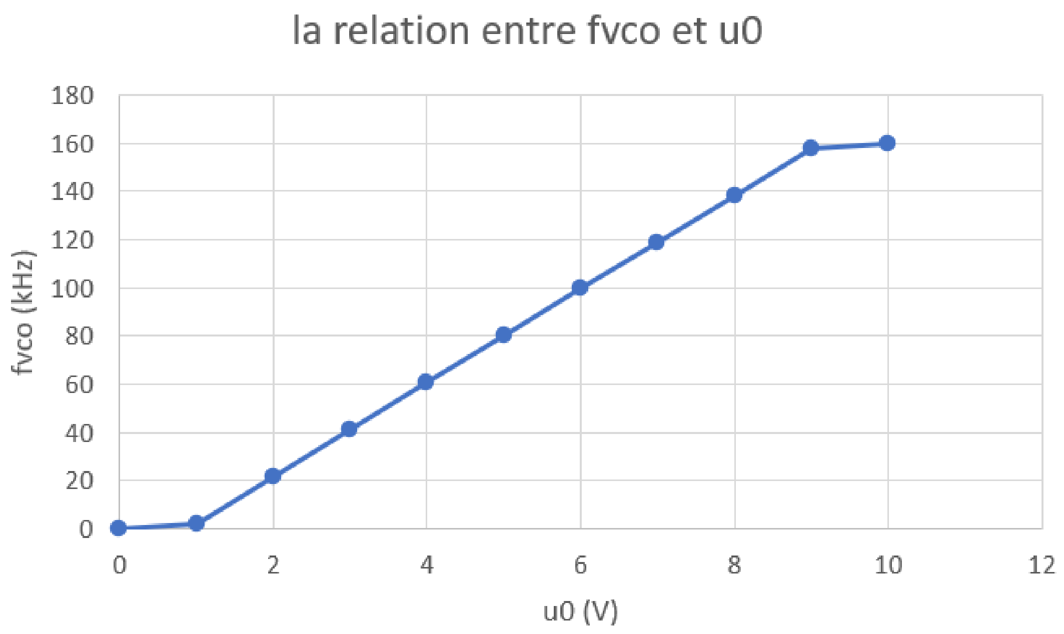

Figure 3

Maintenant on considère V1 dans cet intervalle, autrement dit $u_0 \in [1\,V, 9\,V]$ en utilisant logicielle Excel on a l'asymptote affiché dans Figure 4. Et on a la relation entre u_0 et f_{vco}

$$f_{vco} = 19.511u_0 - 17.554\,kHz$$

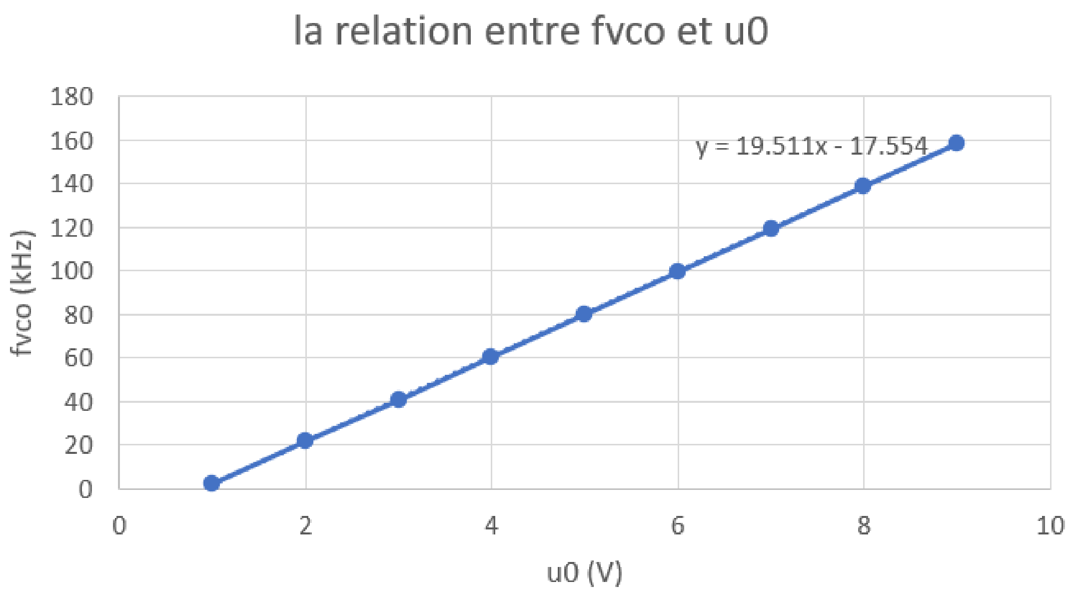

Figure 4

2. Si on choisit la comparateur de phase 1 avec $C_2 = 10\,nF$, on a le résultat dans la Figure 5.

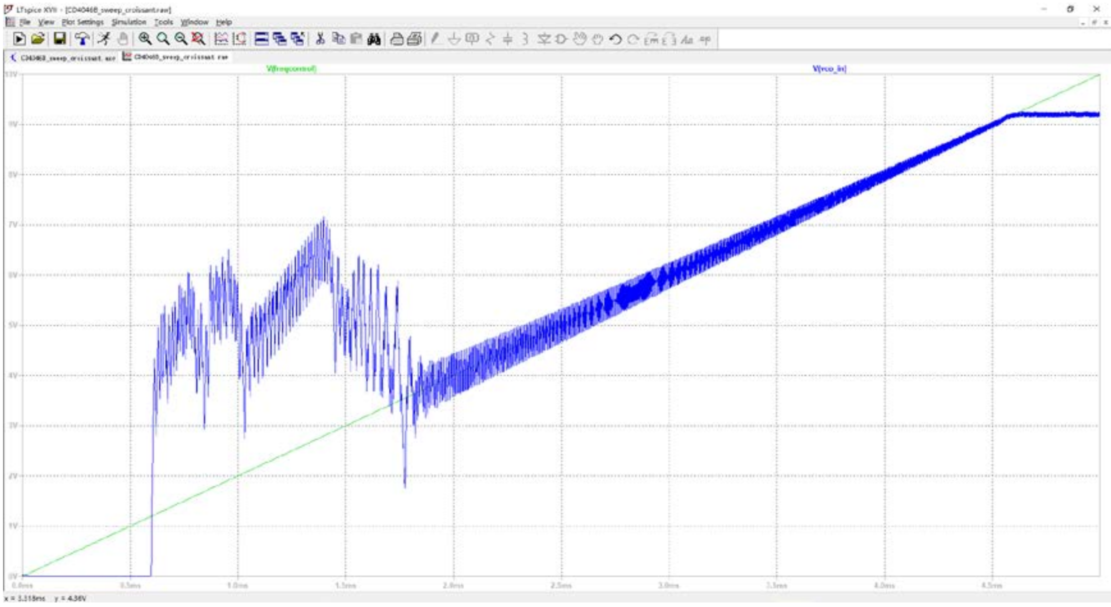

Figure 5

Si on choisit la comparateur de phase 1 avec $C_2 = 100\,nF$, on a le résultat dans la Figure 6.

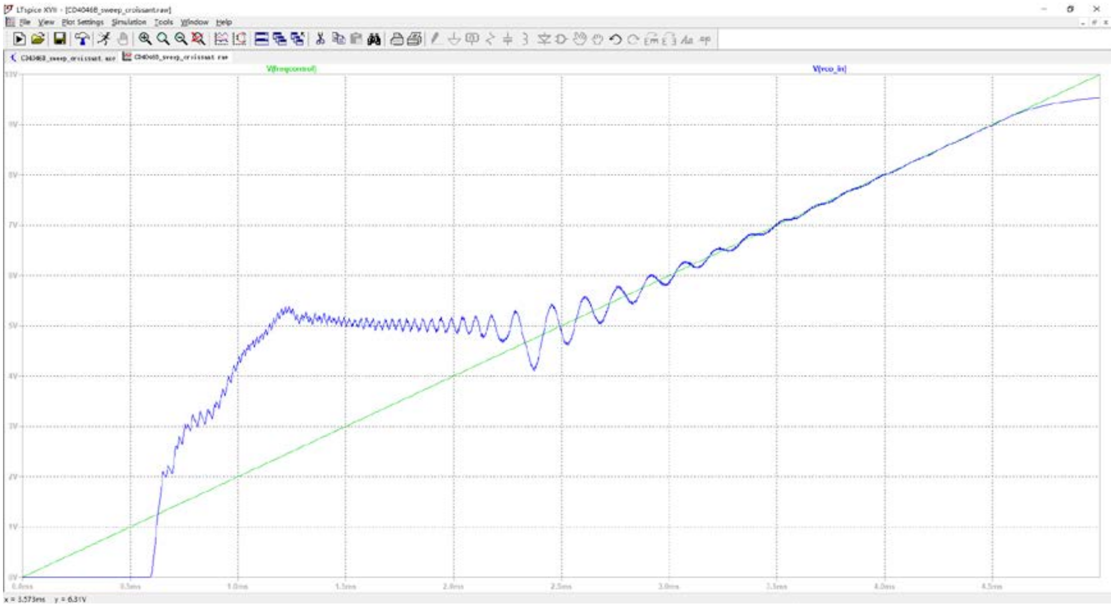

Figure 6

Si on choisit la comparateur de phase 2 avec $C_2 = 10\,nF$, on a le résultat dans la Figure 7.

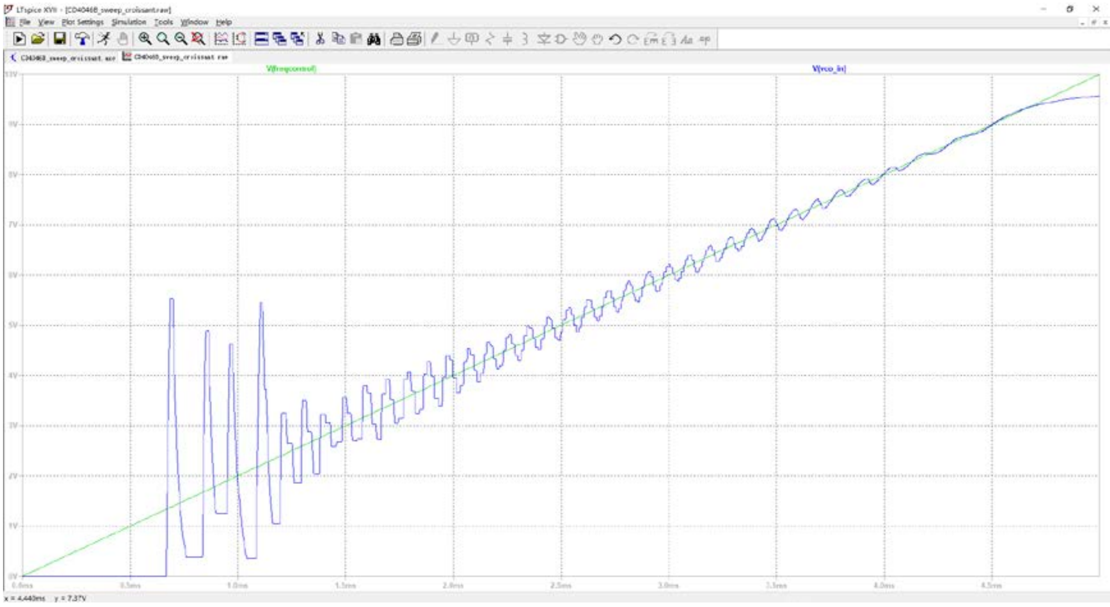

Figure 7

Si on choisit la comparateur de phase 2 avec $C_2 = 100\,nF$, on a le résultat dans la Figure 8.

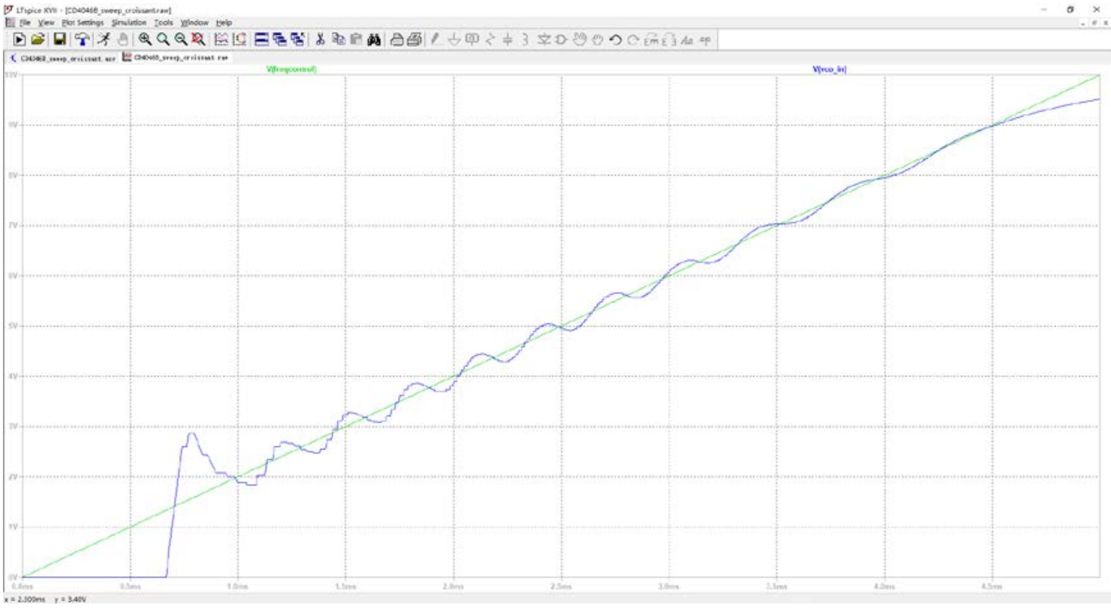

Figure 8

4. Si on choisit la comparateur de phase 1 avec $C_2 = 10\,nF$, on a le résultat dans la Figure 9.

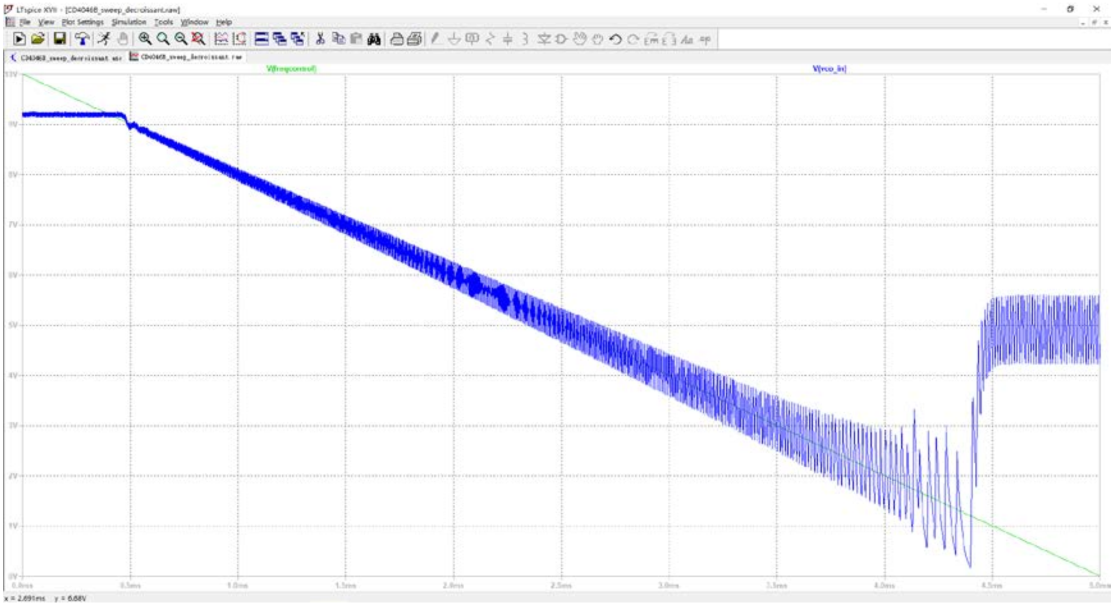

Figure 9

Si on choisit la comparateur de phase 1 avec $C_2 = 100\,nF$, on a le résultat dans la Figure 10

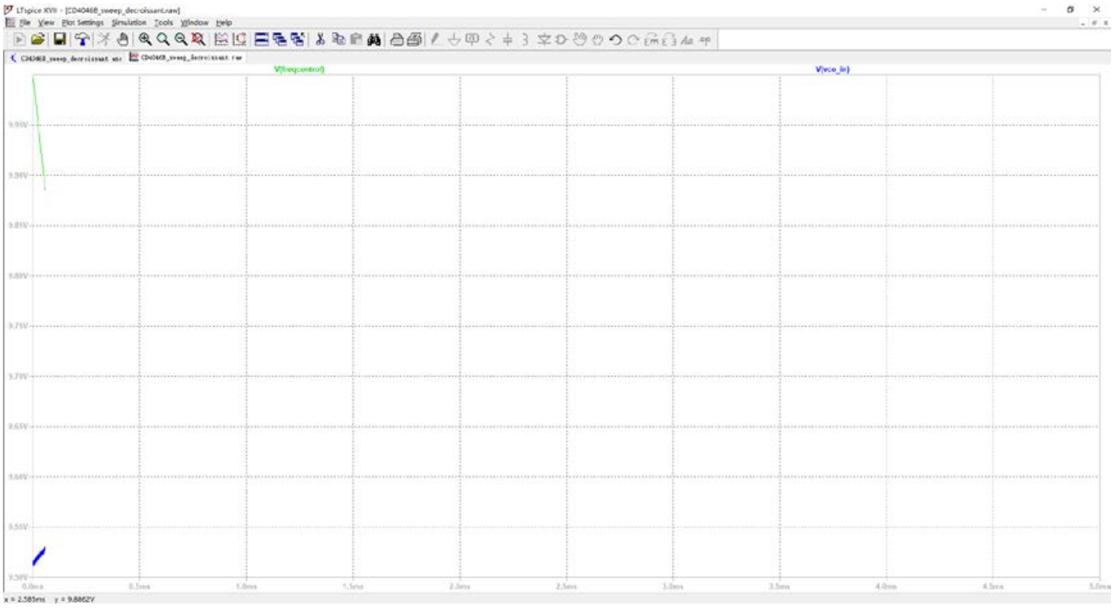

Figure 10

Si on choisit la comparateur de phase 2 avec $C_2 = 10\,nF$, on a le résultat dans la Figure 11.

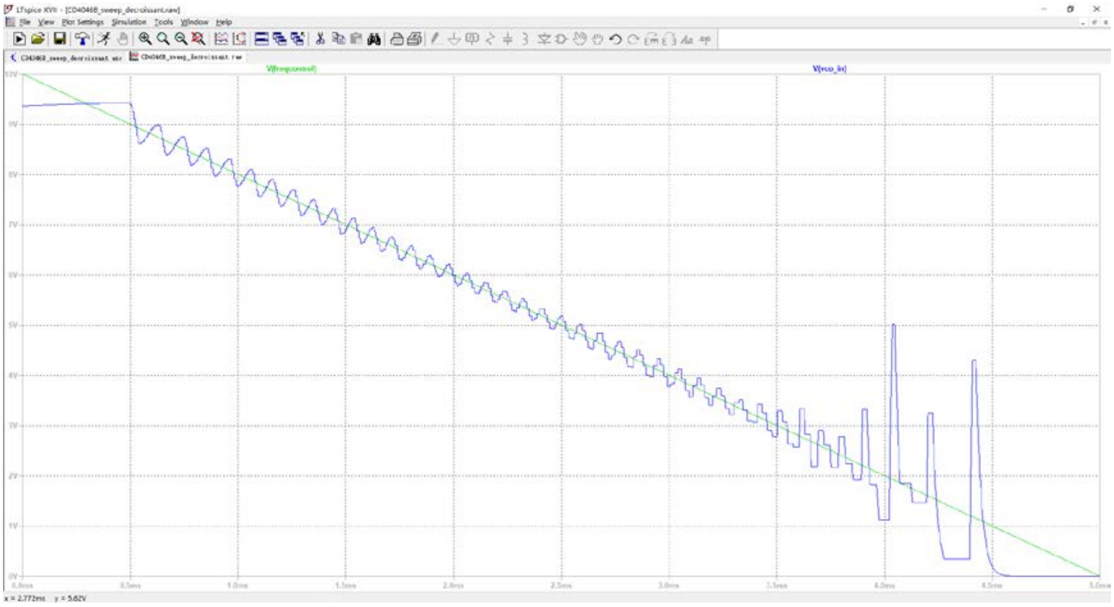

Figure 11

Si on choisit la comparateur de phase 2 avec $C_2 = 100\,nF$, on a le résultat dans la Figure 12

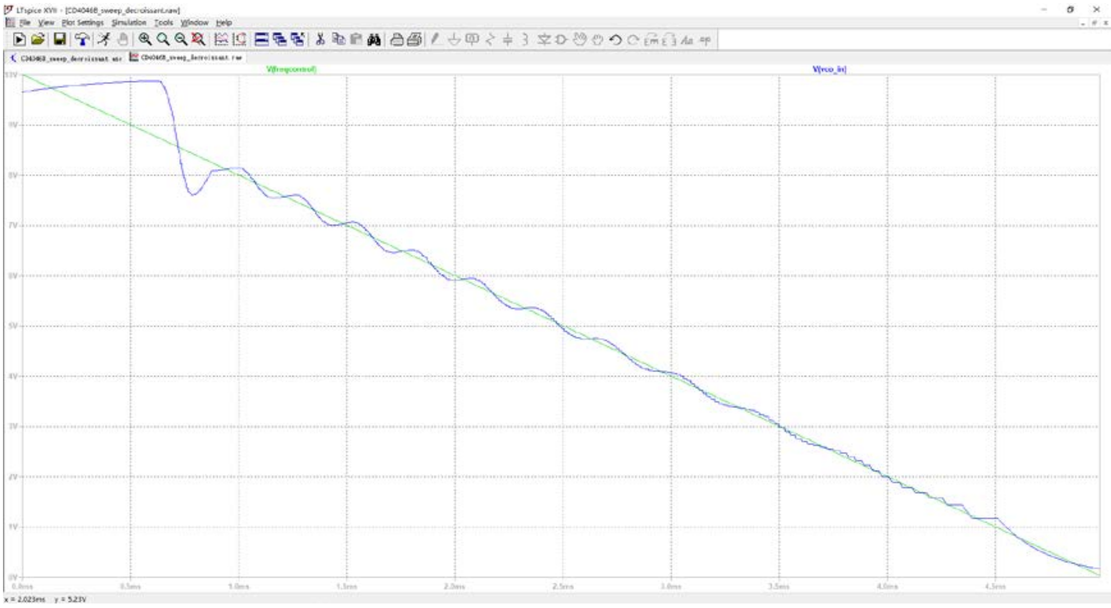

Figure 12

5. D’après la formule :

$$f_{vco} = 19.511 u_0 - 17.554\ kHz$$

On a :

$$f_e = f_{fref} = 19.511 u_{freqcontrol} - 17.554\ kHz$$
$$f_s = f_{vco} = 19.511 u_{vcoin} - 17.554\ kHz$$

Premier cas: Lorsque la tension $V_{freqcontrol}$ **augmente** avec la comaparateur de phase pc1 et $C_2 = 10\,nF$. Ici on utilise Excel pour convertir le fichier « txt » vers le

fichier « csv » m puis on utilise Python avec 3rd lib « pandas » et « matplotlib » pour faire des analyses.
Code Python：

```python
import matplotlib.pyplot as plt
import pandas as pd
import numpy as np

def replace_element(fs, fmin, fmax):
    fs[fs<fmin] = fmin
    fs[fs>fmax] = fmax
    return fs

def get_fe_fs(csv_file, fmin, fmax):
    df = pd.read_csv(csv_file)
    v_feq = df["V(freqcontrol)"]
    v_vco_in = df["V(vco_in)"]
    v_feq = np.array(v_feq)
    v_vco_in = np.array(v_vco_in)

    fe = 19.511 * v_feq - 17.554
    fs = 19.511 * v_vco_in - 17.554

    idx1 = fe>=fmin
    idx2 = fe<=fmax
    idx = np.logical_and(idx1, idx2)
    fe = fe[idx]
    fs = fs[idx]
    return fe, fs


if __name__ == '__main__':
    csv1 = "pc1_c2_10n.csv"
    fmin = 0
    fmax = 160
    fe1, fs1 = get_fe_fs(csv1, fmin, fmax)
    fs1 = replace_element(fs1, fmin, fmax)
    eqs = fe1 == fs1
    seq = np.unique(fe1[eqs])
    print(seq[:5])
    print(seq[-5:])
    plt.plot(fe1, fs1)
    plt.plot(fe1, fe1)
    plt.xlabel(r"$f_e$")
    plt.ylabel(r"$f_s$")
```

```
    plt.title("relation entre $f_s$ et $f_e$")
    plt.show()
```

Finalement on a la Figure 13 :

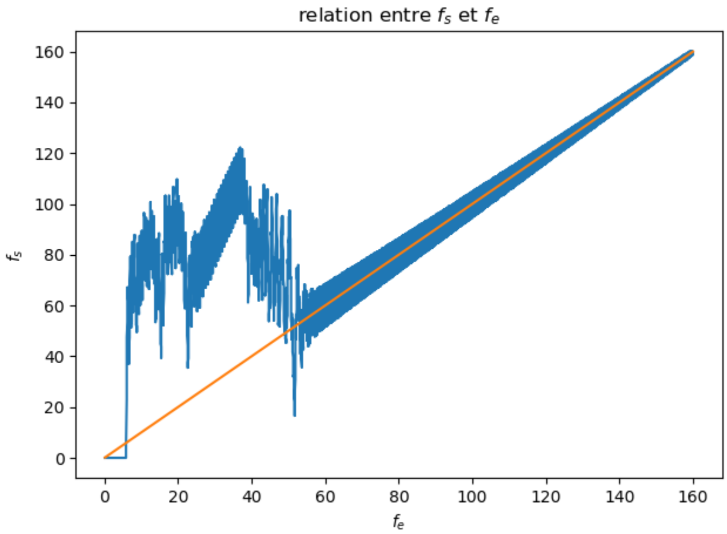

Figure 13

Entre 48.98 kHz et 160 kHz la PLL s'accroche, la plage de capture est donc : 48.98 kHz à 160 kHz.

Lorsque la tension $V_{freqcontrol}$ **diminue** avec la comaparateur de phase pc1 et $C_2 = 10\ nF$. De la même manière on a Figure 14

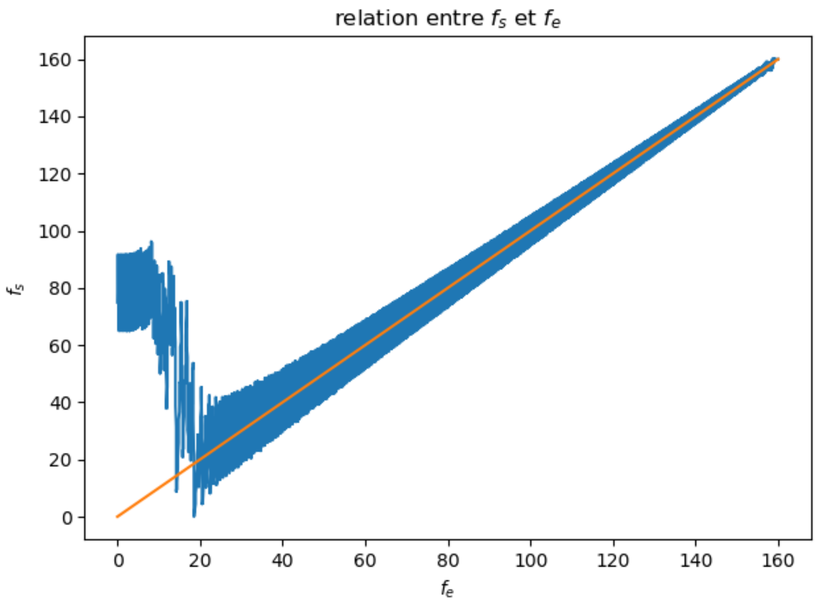

Figure 14

Quand $f_e < 32.00\ kHz$, la PLL se décroche, la plage de vérrouillage est donc : 32.00 kHz à 160 kHz.

Deuxième cas: Lorsque la tension $V_{freqcontrol}$ **augmente** avec la comaparateur de phase pc1 et $C_2 = 100\ nF$. On utilise la méhode illustré dans la question précédente, on a finalement la Figure 15:

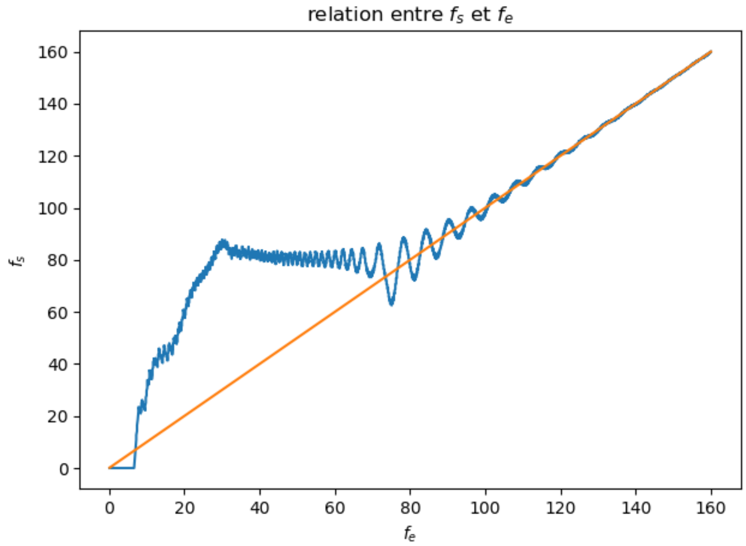

Figure 15

Entre 73.37 kHz et 160 kHz la PLL s'accroche, la plage de capture est donc : 73.37 kHz à 160 kHz.

Lorsque la tension $V_{freqcontrol}$ **diminue** avec la comaparateur de phase pc1 et $C_2 = 100\ nF$.On a Figure 16.

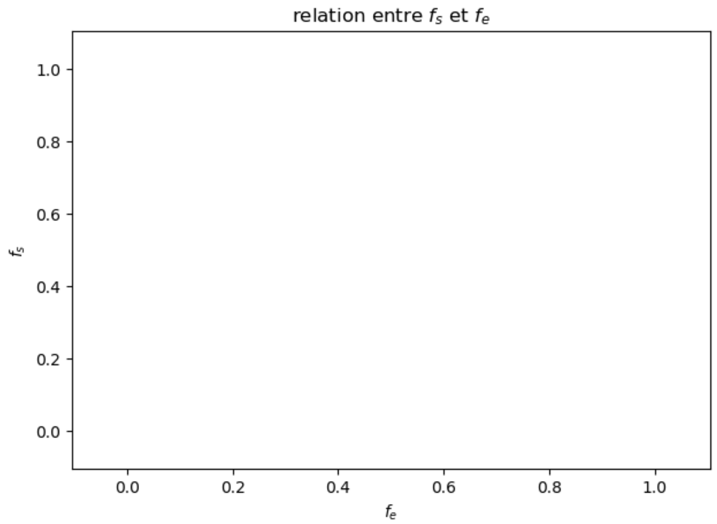

Figure 16

En utilisant mon code, on observe rien, c'est-à-dire la PLL n'est pas vérrouillé, donc on ne peut pas trouver la plage de vérouillage.

Troisième cas: Lorsque la tension $V_{freqcontrol}$ **augmente** avec la comaparateur de phase pc2 et $C_2 = 10\ nF$. On utilise la méhode illustré dans la question précédente, on a la Figure 17:

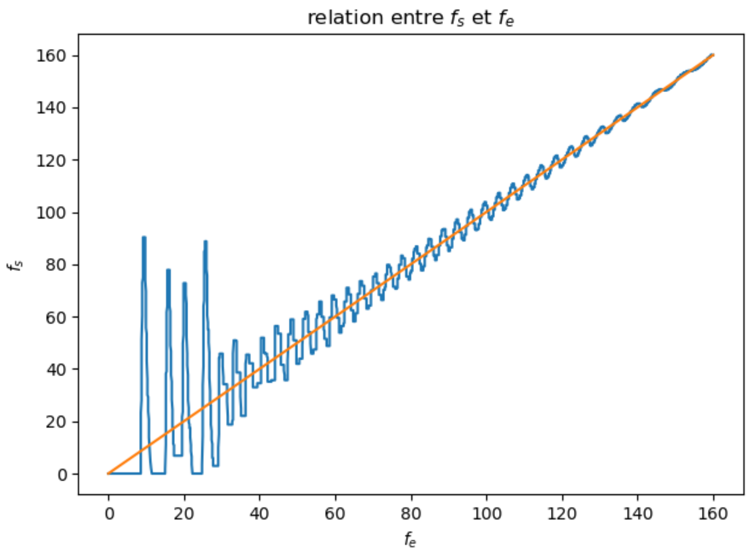

Figure 17

Entre 19.52 kHz et 160 kHz la PLL s'accroche, la plage de capture est donc : 19.52 kHz à 160 kHz.

Lorsque la tension $V_{freqcontrol}$ **diminue** avec la comaparateur de phase pc2 et $C_2 = 10\ nF$. De la même manière on a Figure 18

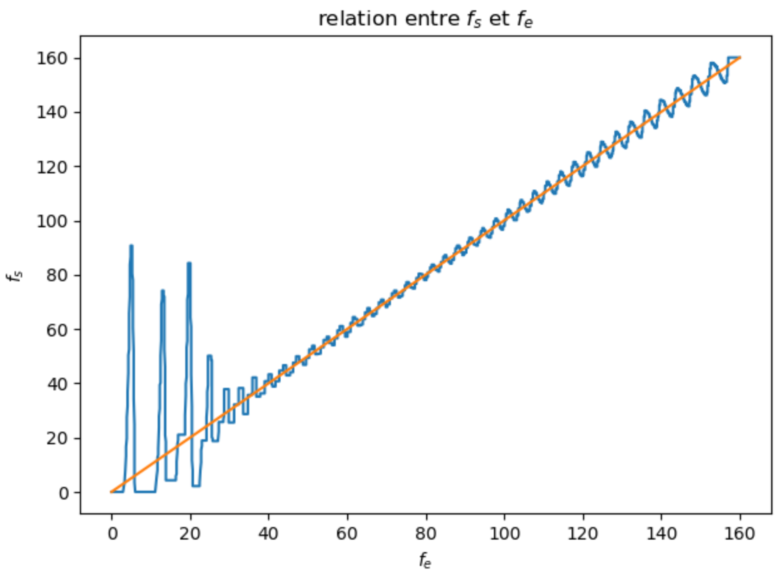

Figure 18

Quand $f_e < 3.32\ kHz$, la PLL se décroche, la plage de vérrouillage est donc : 3.32 kHz à 160 kHz.

Quatième cas: Lorsque la tension $V_{freqcontrol}$ **augmente** avec la comaparateur de phase pc2 et $C_2 = 100\,nF$. On utilise la méhode illustré dans la question précédente, on a la Figure 19:

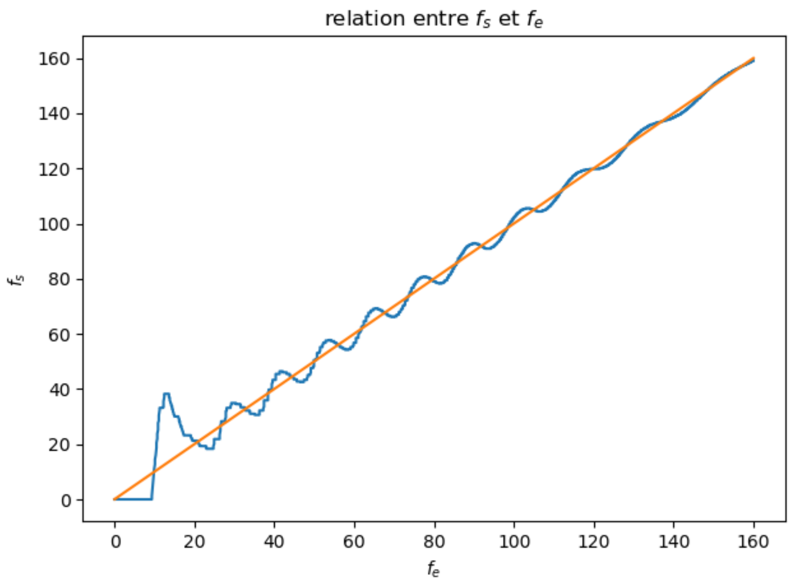

Figure 19

Entre 21.08 kHz et 160 kHz la PLL s'accroche, la plage de capture est donc : 21.08 kHz à 160 kHz.

Lorsque la tension $V_{freqcontrol}$ **diminue** avec la comaparateur de phase pc2 et $C_2 = 100\,nF$. De la même manière on a Figure 20

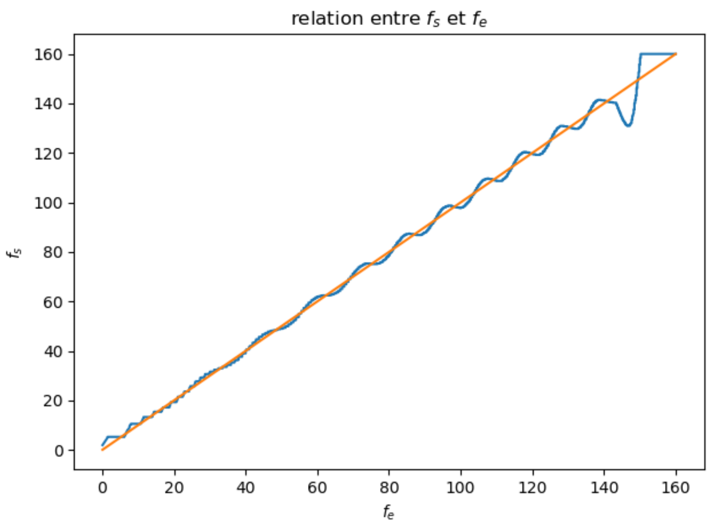

Figure 20

Quand $f_e < 5.27\ kHz$, la PLL se décroche, la plage de vérrouillage est donc : 5.27kHz à 160 kHz.

3. Réponse de la PLL à un échelon

Premier cas: Lorqu'on utilise la comparateur de phase 1 (pc1) avec la capacité $C_2 = 10\ nF$, on la relation entre V(freqcontrol) et V(vco_in) affiché dans Figure 21.

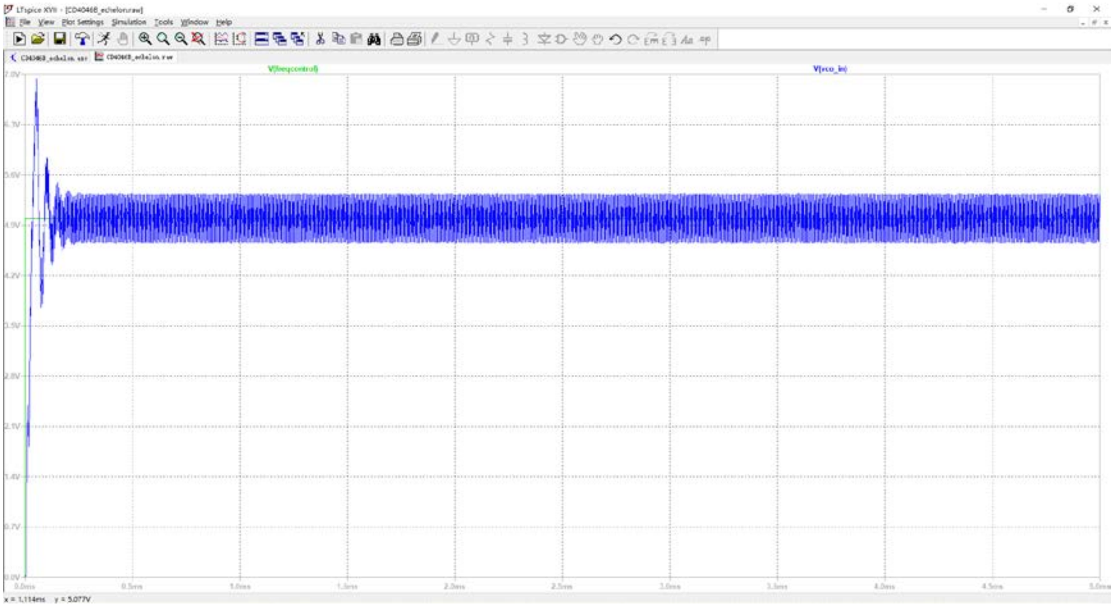

Figure 21

Si on mesure V(vco_in), alors on trouve que pour atteindre 90% de la valeur de V(freqcontrol) il faut 131.76 μ s (Voir la Figure 22)

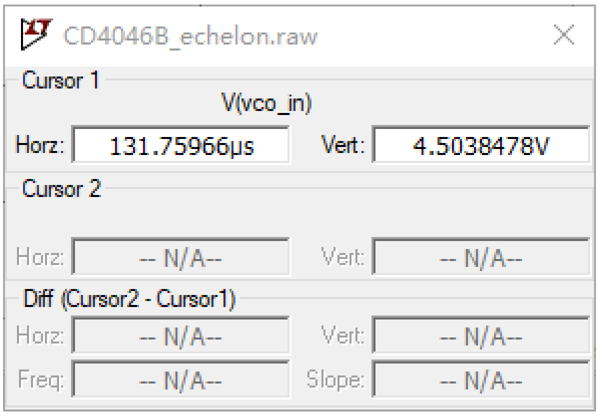

Figure 22

Deuxième cas: Lorqu'on utilise la comparateur de phase 1 (pc1) avec la capacité $C_2 = 100\ nF$, on la relation entre V(freqcontrol) et V(vco_in) affiché dans Figure 23.

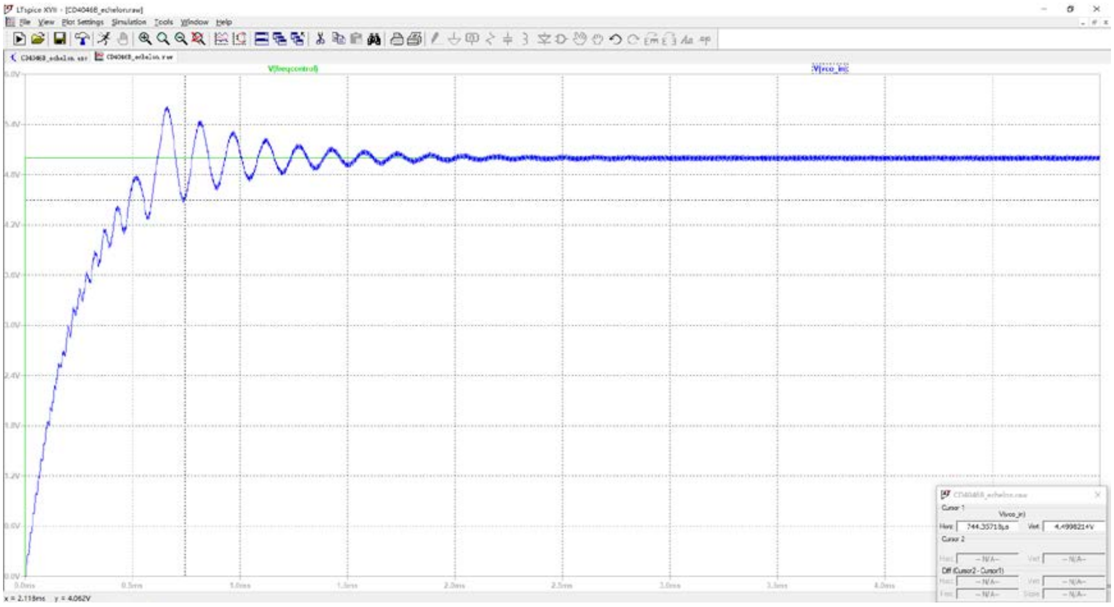

Figure 23

Si on mesure V(vco_in), alors on trouve que pour atteindre 90% de la valeur de V(freqcontrol) il faut 744.36 μs (Voir la Figure 24Figure 22)

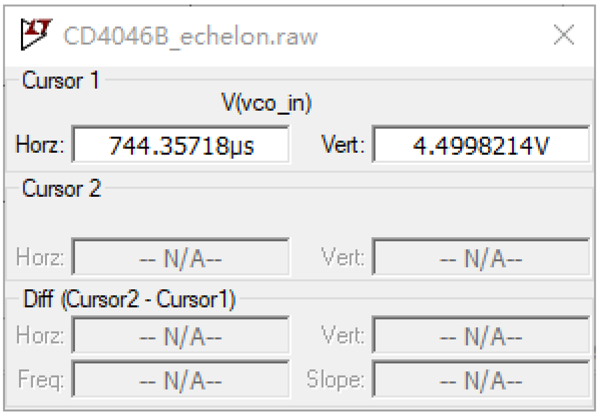

Figure 24

Troisième cas: Lorqu'on utilise la comparateur de phase 2 (pc2) avec la capacité $C_2 = 10\ nF$, on la relation entre V(freqcontrol) et V(vco_in) affiché dans Figure 25.

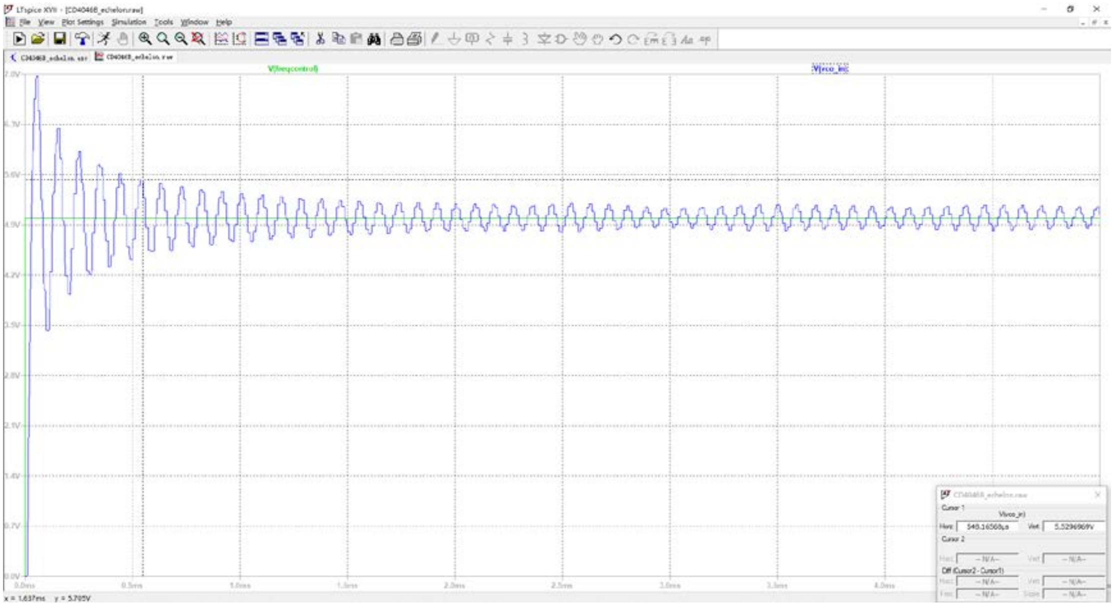

Figure 25

Si on mesure V(vco_in), alors on trouve que pour atteindre 90% de la valeur de V(freqcontrol) il faut 548.17 μs (Voir la Figure 26)

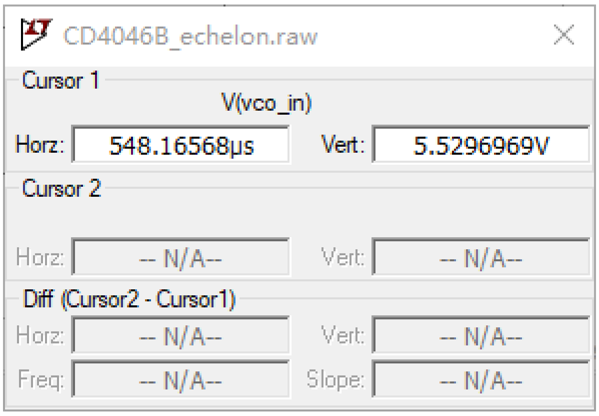

Figure 26

Troisième cas: Lorqu'on utilise la comparateur de phase 2 (pc2) avec la capacité $C_2 = 100\ nF$, on la relation entre V(freqcontrol) et V(vco_in) affiché dans Figure 27.

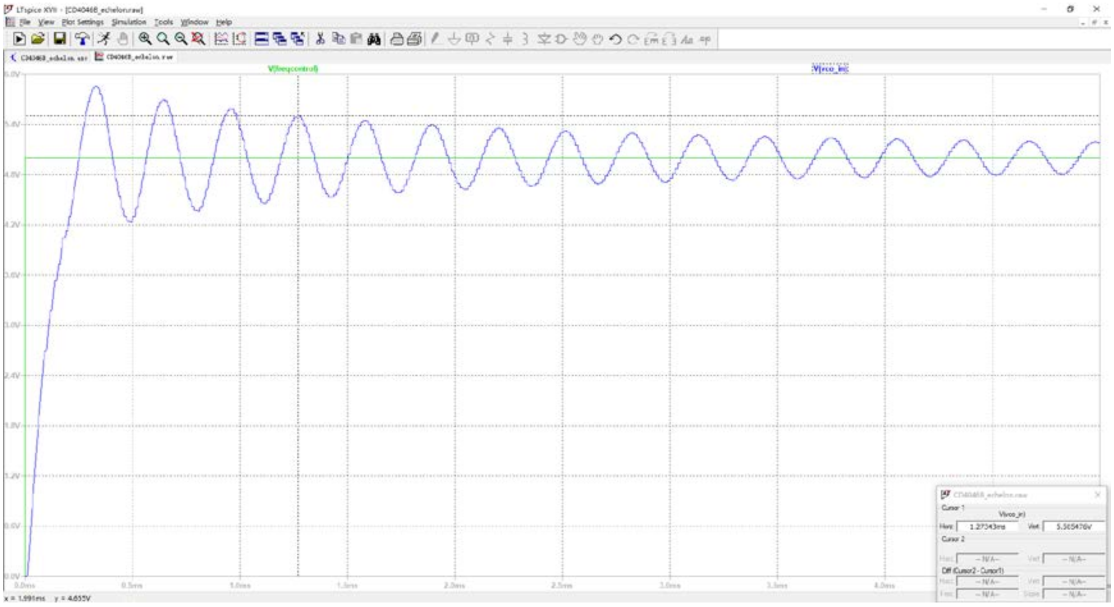

Figure 27

Si on mesure V(vco_in), alors on trouve que pour atteindre 90% de la valeur de V(freqcontrol) il faut 1273.43 μs (Voir la Figure 28)

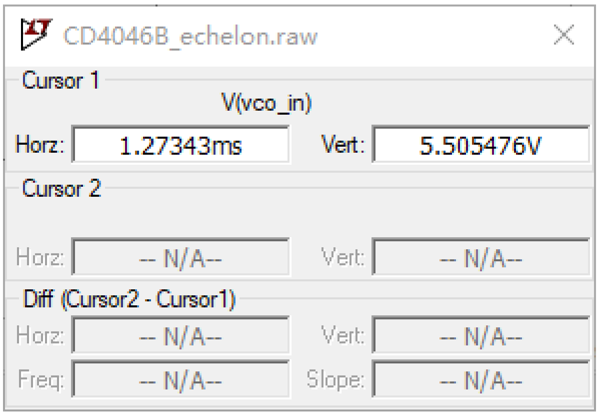

Figure 28

Comparaison :

Pour la même comparateur de phase, si C_2 est plus grand alors le temps pour atteindre 90% de la valeur de V(freqcontrol) est plus long, le temps de pic est plus long et pseudo-période des oscillations est plus long. Pour analyser les réponses d'une PLL, alors on simplie le circuit et on a Figure 29.

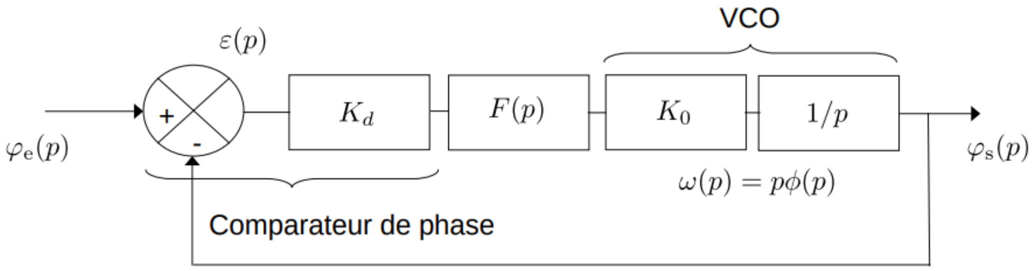

Figure 29

Comme on a le filtre passe pas, alors on a :

$$F(p) = \frac{1}{1 + pR_3C_2} = \frac{1}{1 + \tau p}$$

Où $\tau = R_3C_2$

Donc on la fonction de transfert en boucle ouverte :

$$H_0(p) = K_dK_0F(p)/p = \frac{K_0K_d}{p(1 + \tau p)}$$

Donc on a :

$$H(p) = \frac{1}{1 + 2z\frac{p}{w_0} + \frac{p^2}{w_0^2}}$$

Où $w_0 = \sqrt{\frac{K_dK_0}{\tau}}$, $z = \frac{1}{2\sqrt{K_dK_0\tau}}$

Donc si C_2 augmente, alors τ augment, et la pulsation propre w_0 diminue. Dans ce cas, le temps de pic $T_{pic} = \frac{\pi}{w_0}$ augmente et pseudo-période des oscillation $T_p = \frac{2\pi}{w_0}$ augmente. Finalement, d'après l'équation ci-dessous, on a temps de réponse à n% ($t_{rn\%}$) aussi augmente.

$$t_{rn\%} \approx \frac{1}{zw_0} ln\frac{100}{n}$$

Ce phénomène correspond bien à la situation qu'on a observé.